

This Page Is Inserted by IFW Operations
and is not a part of the Official Record

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images may include (but are not limited to):

- BLACK BORDERS
- TEXT CUT OFF AT TOP, BOTTOM OR SIDES
- FADED TEXT
- ILLEGIBLE TEXT
- SKEWED/SLANTED IMAGES
- COLORED PHOTOS
- BLACK OR VERY BLACK AND WHITE DARK PHOTOS
- GRAY SCALE DOCUMENTS

IMAGES ARE BEST AVAILABLE COPY.

**As rescanning documents *will not* correct images,
please do not report the images to the
Image Problem Mailbox.**

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2003-022049

(43)Date of publication of application : 24.01.2003

(51)Int.Cl.

G09G 3/30

G09G 3/20

H05B 33/14

(21)Application number : 2001-208518

(71)Applicant : SEIKO EPSON CORP

(22)Date of filing : 09.07.2001

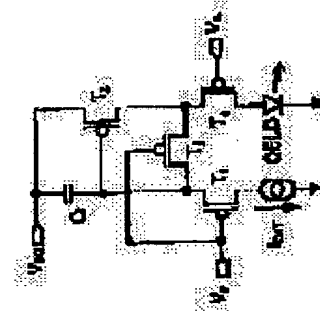
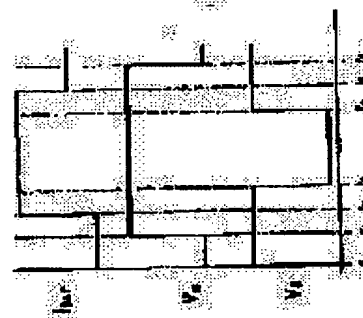
(72)Inventor : TAM SIMON

(54) CIRCUIT, DRIVER CIRCUIT, ORGANIC ELECTROLUMINESCENT DISPLAY DEVICE, ELECTRO-OPTICAL DEVICE, ELECTRONIC APPARATUS, METHOD OF CONTROLLING CURRENT SUPPLY TO ORGANIC ELECTROLUMINESCENT PIXEL AND METHOD FOR DRIVING CIRCUIT

(57)Abstract:

PROBLEM TO BE SOLVED: To provide an EL pixel driving circuit which operates in stages that comprise a programming stage and a reproduction stage.

SOLUTION: The EL pixel driving circuit comprises a plurality of current paths each of which passes through the circuit, a current driven element, a transistor connected so as operatively to control the current supplied to the element, a capacitor connected for storing an operating voltage of the transistor during the programming stage, and switching means which control the current paths, and the arrangement is such that one of the current paths does not include the element. No current is applied to the current driven element by the current controlling transistor during the programming stage and thus the overall power consumption is reduced. Furthermore, the circuit can be operated from a normal supply voltage rather than requiring a high bias voltage. During the programming stage, the circuit uses a current sink rather than a current source.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision]

of rejection]

[Date of requesting appeal against examiner's
decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2003-22049

(P2003-22049A)

(43) 公開日 平成15年1月24日 (2003.1.24)

(51) Int.Cl. ⁷	識別記号	F I	テーマコード* (参考)
G 0 9 G 3/30		G 0 9 G 3/30	J 3 K 0 0 7
3/20	6 1 1	3/20	6 1 1 A 5 C 0 8 0
	6 2 4		6 2 4 B
	6 4 2		6 4 2 A
H 0 5 B 33/14		H 0 5 B 33/14	A

審査請求 未請求 請求項の数38 O L 外国語出願 (全 46 頁)

(21) 出願番号 特願2001-208518(P2001-208518)

(22) 出願日 平成13年7月9日 (2001.7.9)

(71) 出願人 000002369

セイコーエプソン株式会社

東京都新宿区西新宿2丁目4番1号

(72) 発明者 サイモン タム

イギリス ケンブリッジ CB2 1 S J

8 c キングス バレード エプソンケ

ンブリッジ研究所内

(74) 代理人 100095728

弁理士 上柳 雅彦 (外2名)

Fターム(参考) 3K007 AB05 AB06 BA06 DA01 DB03

EB00 GA02 GA04

5C080 AA06 BB05 DD26 FF11 JJ03

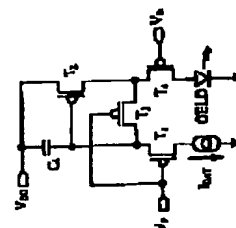
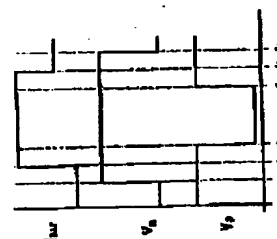
JJ04 JJ06

(54) 【発明の名称】 回路、駆動回路、有機エレクトロルミネッセンスディスプレイ装置、電気光学装置、電子機器、有機エレクトロルミネッセンス画素への電流供給を制御する方法、及び回路を駆動する方法

(57) 【要約】 (修正有)

【課題】 プログラミングステージ及びリプロダクションステージを有するステージにおいて動作する E L 画素駆動回路を提供する。

【解決手段】 E L 画素駆動回路は、それぞれが駆動回路を通過する複数の電流経路と、電流駆動素子と、前記素子に供給される電流の制御用に動作すべく接続されたトランジスタと、プログラミングステージ中に前記トランジスタの動作電圧を蓄積するために接続された容量素子と、前記電流経路を制御するスイッチ手段とを備え、この回路構成は、前記電流経路の1つが前記素子を含まないこととする。プログラミングステージ中、前記電流駆動素子には、電流制御トランジスタから電流が供給されない。そのため、全電力消費量は低減される。さらに、この回路は、高バイアス電圧を必要とせず、通常の供給電圧で動作可能である。プログラミングステージ中、この回路は電流源よりも電流シンクを使用する。



【特許請求の範囲】

【請求項 1】 プログラミングステージ (programming stage) 及びリプロダクションステージ (reproduction stage) を有するステージにおいて動作する駆動回路であって、
前記回路は、
それぞれが前記回路を通過する複数の電流経路と、
電流駆動素子と、
前記電流駆動素子に供給される電流の制御用に動作すべく接続されたトランジスタと、
プログラミングステージ中に前記トランジスタの動作電圧を蓄積するために接続された容量素子と、
前記電流経路を制御するスイッチ手段とを備え、
この回路構成 (the arrangement) では、前記電流経路の 1 つが前記電流駆動素子を含まないことを特徴とする駆動回路。

【請求項 2】 EL (エレクトロルミネッセンス) 装置の画素を駆動するための駆動回路であって、
前記画素はエレクトロルミネッセンス素子を有し、
前記回路は、
前記エレクトロルミネッセンス素子に供給される電流の制御用に動作すべく接続されたトランジスタと、
プログラミングステージ中に、前記トランジスタの動作電圧を蓄積するために接続された容量素子と、
前記プログラミングステージ中の動作時に、前記トランジスタを通過する電流経路を生じさせる第 1 のスイッチ手段と、
リプロダクションステージ中の動作時に、前記トランジスタ及び前記エレクトロルミネッセンス素子を通過する電流経路を生じさせる第 2 のスイッチ手段とを有し、
前記第 1 スwitch手段は、前記プログラミングステージ中の前記電流経路が前記エレクトロルミネッセンス素子を通過しないように接続されていることを特徴とする駆動回路。

【請求項 3】 エレクトロルミネッセンス装置の画素を駆動するための駆動回路であって、前記画素はエレクトロルミネッセンス素子を有し、
前記回路は、
前記エレクトロルミネッセンス素子に供給される電流の制御用に動作すべく接続されたトランジスタと、
プログラミングステージ中に、前記トランジスタの動作電圧を蓄積するために接続された容量素子と、
前記プログラミングステージ中の動作時に、前記トランジスタを通過する電流経路を生じさせる第 1 のスイッチ手段と、
リプロダクションステージ中の動作時に、前記トランジスタ及び前記エレクトロルミネッセンス素子を通過する電流経路を生じさせる第 2 のスイッチ手段と、
電流シンクとを有し、
前記第 1 のスイッチ手段は、前記プログラミングステー

ジ中の前記電流経路が前記トランジスタを介して前期電流シンクへと通じるように接続されていることを特徴とする駆動回路。

【請求項 4】 請求項 2 又は 3 のいずれかに記載の駆動回路において、前記第 1 及び第 2 のスイッチ手段は、それぞれ互いに独立した制御信号により制御されることを特徴とする駆動回路。

【請求項 5】 請求項 1 乃至請求項 4 のいずれかに記載の駆動回路であって、さらに、前記プログラミングステージ中に前記トランジスタをダイオードとして動作させるべくバイアス (bias) するように接続された第 3 のスイッチ手段を有する駆動回路。

【請求項 6】 請求項 5 に記載の駆動回路において、前記第 3 のスイッチ手段は、前記第 1 のスイッチ手段を前記トランジスタのソースドレイン電流経路に接続することを特徴とする駆動回路。

【請求項 7】 請求項 5 に記載の駆動回路において、前記第 3 のスイッチ手段は、前記第 1 のスイッチ手段を前記トランジスタのゲートに接続することを特徴とする駆動回路。

【請求項 8】 請求項 2 乃至 7 のいずれかに記載の駆動回路において、前記トランジスタと並列に追加のトランジスタが接続され、追加スイッチ手段が前記トランジスタ及び前記追加トランジスタの双方のドレイン間を接続し、前記追加トランジスタのゲートは前記トランジスタのゲートに接続されていることを特徴とする駆動回路。

【請求項 9】 請求項 8 に記載の駆動回路において、それぞれ追加スイッチ手段を有する複数の追加のトランジスタを有し、各追加トランジスタ及び追加スイッチ手段は前述の様に (as aforesaid) 接続され、前記追加スイッチ手段は互いに直列に接続されていることを特徴とする駆動回路。

【請求項 10】 先行する各請求項のいずれかに記載の駆動回路において、前記回路は、ポリシリコン薄膜トランジスタを用いて実現されていることを特徴とする駆動回路。

【請求項 11】 エレクトロルミネッセンス素子への電流供給を制御する方法であって、
プログラミングステージ中に、前記エレクトロルミネッセンス素子を通過しない電流経路を提供するステップと、
リプロダクションステージ中に、前記エレクトロルミネッセンス素子を通過する電流経路を提供するステップとを有する方法。

【請求項 12】 エレクトロルミネッセンス素子への電流供給を制御する方法であって、
プログラミングステージ中に、電流シンクへと接続された電流経路を提供するステップと、
リプロダクションステージ中に、前記エレクトロルミネッセンス素子を通過する電流経路を提供するステップと

を有する方法。

【請求項 13】 請求項 1 乃至請求項 10 のいずれかに記載の駆動回路を 1 つ又は 2 つ以上備えたエレクトロルミネッセンスディスプレイ装置。

【請求項 14】 請求項 13 に記載のエレクトロルミネッセンスディスプレイ装置を用いた電子機器。

【請求項 15】 請求項 5 に記載の駆動回路において、前記第 3 のスイッチ手段は、前記容量素子と前記第 1 のスイッチ手段との間に配置されていることを特徴とする駆動回路。

【請求項 16】 請求項 1 乃至 10 のいずれかに記載の駆動回路において、前記トランジスタは、p チャンネル型の薄膜トランジスタであることを特徴とする駆動回路。

【請求項 17】 請求項 5 に記載の駆動回路において、前記第 1、第 2、及び第 3 のスイッチ手段は、それぞれ n チャンネル型の薄膜トランジスタであることを特徴とする駆動回路。

【請求項 18】 電流駆動素子を有する回路であって、この回路は、前記電流駆動素子を含む第 1 の電流経路と、前記電流駆動素子を含まない第 2 の電流経路とを有する回路。

【請求項 19】 電流駆動素子を有する回路であって、この回路は、前記電流駆動素子に電流が流れる第 1 の電流経路と、前記電流駆動素子に電流が流れない第 2 の電流経路とを有する回路。

【請求項 20】 請求項 18 又は請求項 19 のいずれかに記載の回路であって、さらに、前記電流駆動素子に供給される電流を制御するためのトランジスタを有する回路。

【請求項 21】 請求項 20 に記載の回路において、前記第 2 の電流経路は、この第 2 の電流経路が電源に接続可能となるように配置されていることを特徴とする回路。

【請求項 22】 請求項 20 に記載の回路において、前記第 2 の電流経路は、さらに、第 1 のスイッチ手段を有することを特徴とする回路。

【請求項 23】 請求項 20 に記載の回路において、前記第 2 の電流経路は、前記トランジスタ及び、このトランジスタを通過する電流の流れを決定する別のトランジスタのうち少なくとも一つを有することを特徴とする回路。

【請求項 24】 請求項 20 に記載の回路であって、さらに、前記トランジスタのゲートに接続された容量素子を有する回路。

【請求項 25】 請求項 24 に記載の回路であって、さらに、前記電流駆動素子と前記トランジスタとの間に配置された第 2 のスイッチ手段を有する回路。

【請求項 26】 請求項 25 に記載の回路であって、さらに、前記第 1 のスイッチ手段と前記容量素子との間に配置された第 3 のスイッチ手段を有する回路。

【請求項 27】 請求項 25 に記載の回路において、前記第 1 のスイッチ手段及び第 2 のスイッチ手段は、それぞれ別個の制御信号によって制御されることを特徴とする回路。

【請求項 28】 請求項 18 又は請求項 19 のいずれかに記載の回路において、前記電流駆動素子は、有機エレクトロルミネッセンス素子であることを特徴とする回路。

【請求項 29】 請求項 20 に記載の回路において、前記トランジスタは、p チャンネル型の薄膜トランジスタであることを特徴とする回路。

【請求項 30】 請求項 26 に記載の回路において、前記第 1、第 2、及び第 3 のスイッチ手段は、n チャンネル型の薄膜トランジスタであることを特徴とする回路。

【請求項 31】 請求項 20 に記載の回路において、前記第 1 の電流経路及び前記第 2 の電流経路は、前記トランジスタを含むことを特徴とする回路。

【請求項 32】 複数の画素と、電流駆動素子を有する回路を備えた少なくとも 1 つの画素と、データ信号によって電流を決定する電流決定手段とを有する電気光学装置であって、前記回路は、前記電流駆動素子を含む第 1 の電流経路と、前記電流駆動素子を含まない第 2 の電流経路とを備えることを特徴とする電気光学装置。

【請求項 33】 請求項 32 に記載の電気光学装置を含む電子機器。

【請求項 34】 請求項 18 又は請求項 19 に記載の回路において、前記第 2 の電流経路は、電流シンクに接続されていることを特徴とする回路。

【請求項 35】 請求項 21 に記載の回路において、前記第 2 の電流経路は電流シンクに接続されていることを特徴とする回路。

【請求項 36】 電流駆動素子と、前記電流駆動素子への電流供給を制御するトランジスタとを備えた回路を駆動する方法であって、所定の電流に基づいて前記トランジスタのゲート電圧を決定するステップを有することを特徴とする方法。

【請求項 37】 請求項 36 に記載の方法であって、さらに、前記電流駆動素子への電流を供給するステップを有する方法。

【請求項 38】 請求項 36 に記載の方法において、前記トランジスタのゲート電圧を所定の電流に基づいて決定するステップ中は、前記電流駆動素子への電流の供給が無いことを特徴とする方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、特に、駆動回路に関する。この駆動回路の1つの特徴的な用途として、有機エレクトロルミネッセンス装置の画素を駆動するための回路が挙げられる。

【0002】

【従来の技術】有機エレクトロルミネッセンス(OEL)素子は、アノード層とカソード層に挟まれた発光物質層を備えている。この素子は、電気的には、ダイオードのように動作する。この素子は、光学的には、順バイアス時に発光し、順バイアス電流の増加にともなうその発光強度が増加する。少なくとも1つの透明電極層を有しつつ透明基板上に作りこまれた有機エレクトロルミネッセンス素子のマトリクスを用いて、ディスプレイパネルを構築することが可能である。低温ポリシリコン薄膜トランジスタ(薄膜トランジスタ)技術を用いることにより、このパネル上に、駆動回路をも一体的に設けることができる。

【0003】アクティブマトリクス型有機エレクトロルミネッセンスディスプレイ用の基本的なアナログ駆動方式では、原理的に、1画素につき少なくとも2つのトランジスタが必要である(図1)。T1は画素を選択し、T2は、データ電圧信号を、有機エレクトロルミネッセンス素子(OELD)を指定の輝度で発光させるための駆動電流に変換する。前記データ信号は、画素が選択されていないときには、蓄積容量素子(storage capacitor) Cstorageに保存される。各図には、Pチャンネル型の薄膜トランジスタが示されているが、Nチャンネル型薄膜トランジスタを用いた回路にも同じ原理が適用できる。

【0004】薄膜トランジスタアナログ回路には問題があり、また、有機エレクトロルミネッセンス素子はダイオードと全く同じように振る舞う訳ではない。しかし、発光物質は、比較的均一な特性を有する。薄膜トランジスタ製造法に由来して、パネル全体には、薄膜トランジスタの特性に関する空間的なばらつきが生ずる。薄膜トランジスタアナログ回路において最も重要な考慮すべき点の一つは、デバイス間におけるしきい値電圧 ΔV_t のばらつきである。完全にダイオード的な振る舞いを示さないことに起因する、このような有機エレクトロルミネッセンスディスプレイのばらつきの結果、ディスプレイパネル全体で画素の輝度が不均一になる。これは著しく画像の品質を損なう。このため、トランジスタ特性のばらつきを補償するための組み込み回路が必要とされている。

【0005】図2に示す回路は、トランジスタ特性のばらつきを補償するための組み込み回路の1つとして挙げられる。この回路において、T1は画素を選択するためのものである。T2はアナログ電流制御として機能し、駆動電流を供給する。T3は、T2のドレイン及びゲ-

ト間を接続し、T2を、ダイオード又は飽和の状態に切り替える。T4はスイッチとして動作する。T1とT4は、どの時点においても、どちらか一方のみがオンとなる。初期状態では、T1及びT3がオフで、T4がオンである。T4をオフにしたとき、T1及びT3がオンとなり、所定の(known)値の電流がT2を介して有機エレクトロルミネッセンス素子(OELD)に流れ込むようにできる。T2のしきい値電圧がそのT2がダイオードとして動作している(T3がオン)状態で測定され、このときプログラミング電流がT1及びT2を介して有機エレクトロルミネッセンス素子に流れ込むことができる。これがプログラミングステージ(programming stage)である。T3は、T2のドレイン及びゲート間を短絡し、T2をダイオードの状態へと切り替える。T2で検出されるしきい値電圧は、T3及びT1がオフのとき、T2のゲート及びソース端子間に接続された容量素子C1に蓄積される。T4がオンになると、今度はVDDにより電流が供給される。出力特性の勾配(slope)が平坦であれば、T2の検出されるしきい値電圧がどのような値であっても、リプロダクション電流(reproduced current)はプログラム電流と等しくなるであろう。T4をオンにすることにより、T2のドレイン-ソース間の電圧は引き上げられ、その結果、出力特性の平坦性によりリプロダクション電流がプログラム電流と等しく保たれる。図2に示された ΔV_{T2} は、仮想的であって、現実のものではない点に注意してほしい。

【0006】図2のタイミングチャートでt2からt5の範囲で示されるアクティブプログラミングステージにおいては、理論上、一定値の電流が供給される。リプロダクションステージ(reproduction stage)はt6において開始する。

【0007】

【発明が解決しようとする課題】図2の回路は効果的であるが、依然として、電力消費の低減というニーズがある。特に、図2の回路において電流源を提供するには、供給電圧VDDに加えてバイアス電圧VBIASが必要である。供給電圧VDDを、必要なバイアス電圧VBIASの分まで大きくすることもできる。そうすれば構成要素の数を低減させる効果はあるが、いかなる値のデータ電流(IDAT)をプログラムする場合でも、システム全体の電力消費はやはり、増加してしまう。

【0008】本発明では、図2の回路を通過する全ての電流が有機エレクトロルミネッセンス素子を通過するという事実に着目する。このことが本発明にとっていかに重要であるかは、以下の説明によって明らかになるであろう。

【0009】

【課題を解決するための手段】本発明の第1の様態によれば、プログラミングステージ及びリプロダクションステージを有するステージにおいて動作する駆動回路であ

って、前記回路は、それぞれが前記回路を通過する複数の電流経路と、電流駆動素子と、前記素子に供給される電流の制御用に動作すべく接続されたトランジスタと、プログラミングステージ中に前記トランジスタの動作電圧を蓄積するために接続された容量素子と、前記電流経路を制御するスイッチ手段とを有し、この回路構成 (the arrangement) では、前記電流経路の 1 つが前記素子を含まないこととする駆動回路が提供される。

【0010】本発明の第 2 の様態によれば、EL (エレクトロルミネッセンス) 装置の画素を駆動するための駆動回路であって、前記画素はエレクトロルミネッセンス素子を有し、前記回路は、前記エレクトロルミネッセンス素子に供給される電流の制御用に動作すべく接続されたトランジスタと、プログラミングステージ中に、前記トランジスタの動作電圧を蓄積するために接続された容量素子と、前記プログラミングステージ中の動作時に、前記トランジスタを通過する電流経路を生じさせる第 1 のスイッチ手段と、リプロダクションステージ中の動作時に、前記トランジスタ及び前記エレクトロルミネッセンス素子を通過する電流経路を生じさせる第 2 のスイッチ手段とを有し、前記第 1 スwitch手段は、前記プログラミングステージ中の電流経路が前記エレクトロルミネッセンス素子を通過しないように接続されていることとする駆動回路が提供される。

【0011】本発明の第 3 の様態によれば、エレクトロルミネッセンス装置の画素を駆動するための駆動回路であって、前記画素はエレクトロルミネッセンス素子を有し、前記回路は、前記エレクトロルミネッセンス素子に供給される電流の制御用に動作すべく接続されたトランジスタと、プログラミングステージ中に、前記トランジスタの動作電圧を蓄積するために接続された容量素子と、前記プログラミングステージ中の動作時に、前記トランジスタを通過する電流経路を生じさせる第 1 のスイッチ手段と、リプロダクションステージ中の動作時に、前記トランジスタ及び前記エレクトロルミネッセンス素子を通過する電流経路を生じさせる第 2 のスイッチ手段と、電流シンク (current sink) とを有し、前記第 1 のスイッチ手段は、前記プログラミングステージ中の電流経路が前記トランジスタを介して前期電流シンクへと通じるように接続されていることを特徴とする駆動回路が提供される。

【0012】本発明の第 4 の様態によれば、エレクトロルミネッセンス素子への電流供給を制御する方法であって、プログラミングステージ中に、前記エレクトロルミネッセンス素子を通過しない電流経路を提供するステップと、リプロダクションステージ中に、前記エレクトロルミネッセンス素子を通過する電流経路を提供するステップとを有する方法が提供される。

【0013】本発明の第 5 の様態によれば、エレクトロルミネッセンス素子への電流供給を制御する方法であっ

て、プログラミングステージ中に、電流シンクへと接続された電流経路を提供するステップと、リプロダクションステージ中に、前記エレクトロルミネッセンス素子を通過する電流経路を提供するステップとを有する方法が提供される。

【0014】本発明の第 6 の様態によれば、前記本発明の第 1 から第 3 の様態のいずれかに係る駆動回路を 1 つ又は 2 つ以上備えたエレクトロルミネッセンスディスプレイ装置が提供される。

10 【0015】本発明の第 7 の様態によれば、本発明の前記第 6 の様態に係るエレクトロルミネッセンスディスプレイ装置を用いた電子機器が提供される。

【0016】本発明の第 8 の様態によれば、電流駆動素子を有する回路であって、この回路は、前記電流駆動素子を含む第 1 の電流経路と、前記電流駆動素子を含まない第 2 の電流経路とを有する回路が提供される。

【0017】本発明の第 9 の様態によれば、電流駆動素子を有する回路であって、この回路は、前記電流駆動素子を通過する電流を流す第 1 の電流経路と、前記電流駆動素子を通過する電流を流さない第 2 の電流経路とを有する回路が提供される。本発明の第 10 の様態によれば、電流駆動素子と、前記電流駆動素子への電流供給を制御するトランジスタとを備えた回路を駆動する方法であって、所定の電流に基づいて前記トランジスタのゲート電圧を決定するステップを有する方法が提供される。

【0018】本発明によれば、プログラミングステージ中は、電流制御トランジスタによる、電流駆動素子への電流供給はないということに気づくであろう。本発明のエレクトロルミネッセンス装置では、このエレクトロルミネッセンス装置によって表示される画像の質を損なうことなく、画素駆動回路を実現することができる。本発明では、プログラミングステージ及びリプロダクションステージにおいて、等しい電流が流されて従来技術に比べ、トータルな電力消費を低減させる効果をも有する。さらに、従来技術は高バイアスの電圧を必要としたのに対して、本発明の回路は、通常の供給電圧により動作させることができる。実際、本発明ではプログラミング電流の経路とリプロダクション電流の経路とを分けることができる。これにより、多くの効果が得られる。例えば、プログラミングステージにおいて、有機エレクトロルミネッセンス素子を通過する電流が無ければ、プログラミングステージをより高速に動作させることができる。なぜならば、このような構成では、有機エレクトロルミネッセンス素子の寄生容量 (parasitic capacitance) により引き起こされる低速化を防止することができるからである。

【0019】

【発明の実施の形態】本発明の実施形態について、さらに実例によって、添付の図面を参照しつつ説明する。これらはあくまでも例示に過ぎない。

【0020】本発明の第1の実施形態に係る画素駆動回路を図3に示す。トランジスタT2は、有機エレクトロルミネッセンス素子(OELD)への駆動電流を供給するアナログ電流コントローラとして動作する。また、蓄積容量素子(ストレージキャパシタ)C1は、トランジスタT2のゲート及びソースの間に接続されている。図2の回路においては、プログラミングステージ中に、電流源がトランジスタT1を経由してトランジスタT2のソースに接続され、そのため、有機エレクトロルミネッセンス素子に電流が供給される。本発明に係る本実施形態では、トランジスタT1は、プログラミングステージ中にトランジスタT2を電流シンクへと接続する。つまり、本発明では、プログラミングステージ中にT2を介して有機エレクトロルミネッセンス素子に流れる電流はゼロである。図3の回路において、トランジスタT2のドレインは、トランジスタT3のソースドレイン経路を介して、トランジスタT1のソースに接続されている。トランジスタT1のソースはトランジスタT2のゲートに接続され、トランジスタT1とT3のゲートは互いに接続されている。T1とT3のゲートには、プログラミング電圧V_pが印加される。プログラミングステージ中オフにされるトランジスタT4は、T2のドレインとT3のソースを有機エレクトロルミネッセンス素子(OELD)に接続している。プログラミングステージ中、トランジスタT1は、トランジスタT2を、接地もしくは基準電圧に接続された電流シンクに接続する。

【0021】図3の回路は、プログラミングステージ中、T4がオフで、T1及びT3がオンの状態で動作する。オンの状態のT3は、T2をダイオードとして動作させる効果を有する。また、T1は、このダイオードをデータ電流シンクへと接続する。その結果、容量素子C1は蓄電(電荷の蓄積)する(又は、前フレーム中に蓄積された電圧に依存して放電する)。容量素子C1は、トランジスタT2のゲート-ソース間電圧に応じて蓄電し、その結果、リプロダクションステージ中に有機エレクトロルミネッセンス素子への電流供給を制御することになる電圧(V_{GS2}、データ電流IDATに対応)を蓄積する。プログラミングステージの終了時に、T1及びT3はオフとなる。このフレームの残りの期間のために、電圧V_{GS2}がC1に蓄積される。回路図及びこの説明から容易に理解されるように、本発明によれば、電流源を提供するためのバイアス電圧は特に必要ない。つまり、図3における供給電圧(V_{DD})は、T2及び有機エレクトロルミネッセンス素子により決定され、電流源の電力用の高電圧は特に必要ない。この回路に必要となる電圧は最大でも、明らかに、図2の回路において必要となる大きさよりも小さい。

【0022】T4がオフの状態にあるプログラミングステージ開始時には、デバイスを通じて放電される寄生容量現象を有機エレクトロルミネッセンス素子(OEL

D)が示す。C1の蓄電速度は、プログラミングステージにかかる時間を決定する。本発明の実施形態の回路においては、C1の容量は比較的小さくすることができ、そのため蓄電は非常に高速に行われる。その結果、T2から有機エレクトロルミネッセンス素子に電流が全く供給されない期間は、フレーム全体と較べると非常に短い。これらのことと人間の眼の残像効果とから、表示される画像には、認識可能な劣化は生じない。

【0023】C1が蓄電されてT3がオフになった後、T3のオフ抵抗は、このフレームの残り期間中、C1に印加された電圧に影響を与え得るので、T3のオフ抵抗が重要になることがある。そのため、T3のゲート-ソース間容量は、C1に比較して小さいことが望ましい。

【0024】リプロダクション電圧V_Rは、トランジスタT4のゲートに印加される。図3の回路における、リプロダクションステージの開始時には、T4はオンであり、T1及びT3はオフのままである。その結果、T2は、C1によりバイアスされたV_{GS2}により電流源として動作し、電流を有機エレクトロルミネッセンス素子に供給する。リプロダクションステージの終了時には、T4はオフにされ、T1及びT3はオフのままとどまる。これにより1つのサイクルが終了する。この駆動波形は、図3に示されている。

【0025】図4は、本発明に係る第2の実施形態を示している。図4の回路は、トランジスタT3の接続形態が図3の回路と異なっている。図4の回路では、T1はT3のドレイン-ソース経路を経由してC1に接続されている。図4の回路は、プログラミングステージ中にT3が電流経路上に位置していないという点で図3の回路よりも好ましい。それ以外の動作及び効果の点では、第2の実施形態は第1の実施形態と同じである。

【0026】図5は、アクティブマトリクスディスプレイにおける多数の画素を示す回路図である。各画素は、図4に示された回路に合わせて実現されている。図示を簡単にするために、モノクロのディスプレイ装置が示されている。この回路はアクティブマトリクス型のものなので、同じ行(row)の画素は、同時に選択される。トランジスタT3が、画素の選択を担っている。そのため、T3のソース端子は画素の列(column)によって共有される電流データ線に接続されている。このため、T3の漏れ電流は最小に抑える必要がある。T1にマルチゲートストラクチャ(multi-gate structure)を使用することにより、確実に漏れ電流を最小化することができる。マルチゲートストラクチャに加えて、LDD構造を使用することにより、さらに漏れ電流を減少させることができる。

【0027】図6は、ある有機エレクトロルミネッセンス素子装置における画素駆動回路の実装状態を表す模式的断面図である。図6において、符号132は正孔注入層を示し、符号133は有機エレクトロルミネッセンス

層を示し、符号 151 は抵抗もしくは分離体を示す。スイッチング薄膜トランジスタ 121 及び n チャンネル型の電流薄膜トランジスタ (current thin film transistor) 122 には、例えば公知の薄膜トランジスタ液晶ディスプレイ装置などにおいて使用されるような、トップゲートストラクチャ (top-gate structure) や最高温度が摂氏 600 度以下の製造方法などの、低温ポリシリコン薄膜トランジスタに通常使用される構造及び方法を採用する。しかし、その他の構造や方法なども使用可能である。

【0028】正置 (forward oriented) 有機エレクトロルミネッセンスディスプレイ素子 131 は、アルミニウム製画素電極 115、ITO 製の対向する電極 116、正孔注入層 132、及び有機エレクトロルミネッセンス層 133 から構成される。正置有機エレクトロルミネッセンスディスプレイ素子 131 において、有機エレクトロルミネッセンスディスプレイ装置の電流の向きは、ITO 製の対向する電極 116 からアルミニウム製画素電極 115 への向きに設定することができる。

【0029】正孔注入層 132 及び有機エレクトロルミネッセンス層は、抵抗 151 を画素間の分離構造体として利用しつつ、インクジェット式印字方法により形成することができる。ITO 製の対向する電極 116 は、スパッタリングにより形成することができる。しかし、これらの構成要素すべてを形成するために、これ以外の方法を用いることも可能である。

【0030】本発明を用いたディスプレイパネル全体の典型的なレイアウトを図 7 に模式的に示す。このパネルは、アナログ電流プログラム式画素を有するアクティブマトリクス型有機エレクトロルミネッセンス素子 200、レベルシフトを有する一体化 (integrated) 薄膜トランジスタ走査ドライバ 210、フレキシブル TAB テープ 220、及び一体化 RAM/コントローラ (integrated RAM/controller) 付き外部アナログドライバ LS I 230 から構成される。もちろんこれは、本発明を利用して実現可能なパネル構成の一例に過ぎない。

【0031】有機エレクトロルミネッセンスディスプレイ装置の構造は、上記のものに限定されるものではない。その他の構造も適用可能である。

【0032】例えば図 3 の回路を参照すると、本発明ではデータ電流源を (この例では有機エレクトロルミネッセンス素子に) 提供していることが解る。この回路は、容易に、増幅された及び/又は複数レベルの (電流) 出力を提供するように拡張することができる。そのような回路の原理は、図 8 を参照しつつ理解することができる。図 8 の回路は、図 3 の回路に加えて、追加の駆動トランジスタ T5 及び追加のスイッチングトランジスタ T6 を有する。T5 のソースは、VDD に接続されており、そのゲートには、トランジスタ T2 のゲートと同じ駆動電圧信号が印加される。トランジスタ T5 のドレインは

トランジスタ T6 のドレインと直列に接続されており、T6 のソースはトランジスタ T2、T3、及び T4 の共通接続箇所に接続されている。トランジスタ T6 のゲートはトランジスタ T4 のゲートに接続されている。トランジスタ T2 の特性が W/L であり、トランジスタ T5 の特性が $(N-1)W/L$ となるように選択されると仮定される場合は、以下のような電流の増幅が得られる。

$$I_{out} = I_{in} \times N$$

I_{in} は電流シンクを流れる電流、すなわち図 3 及び図 4 における IDAT である。 I_{out} は有機エレクトロルミネッセンス素子を流れる電流である。そのため、図 8 の回路を使用すると、図 3 及び図 4 の回路と比較して、有機エレクトロルミネッセンス素子を通過する電流は等しく保ちつつ、IDAT の値を低減させることができる。IDAT の値を低減させることにより、回路の動作速度を増加させる効果を奏する。また、IDAT の値を低減させることにより、画素マトリクスを通過する間に発生する伝送損失を低減させるという効果も奏する。この効果は、大型ディスプレイパネルに関しては特に重要である。

【0033】もちろん、追加のトランジスタ T5 及び T6 からなる回路の段をさらに追加することもできる。図 9 に (A、B など) で示すように、直列接続され、それぞれ個別のゲート駆動信号を受信するスイッチングトランジスタ T6 によって、有機エレクトロルミネッセンス素子を通過する様々な電流値を選択することができる。その結果、出力光の輝度を様々に指定することができる。

【0034】図 3 乃至図 9 に示した回路は、薄膜トランジスタ (薄膜トランジスタ) 技術を用いて実現することが好ましく、最も好ましくはポリシリコン薄膜トランジスタである。

【0035】本発明は、携帯電話、コンピュータ、CD プレーヤー、DVD プレーヤーなどの小型の、携帯電子機器に対して特に有効である。もちろんこれらに限られるものではない。

【0036】上述の有機エレクトロルミネッセンスディスプレイ装置を使用した電子機器について幾つか以下に説明する。

【0037】< 1 : モバイルコンピュータ > 上述の実施形態のうちの 1 つによるディスプレイ装置を適用したモバイルパーソナルコンピュータの例について次に説明する。

【0038】図 10 は、このパーソナルコンピュータの構成を表す等角投影図である。図中、パーソナルコンピュータ 1100 は、キーボード 1102 を含む本体 1104、及びディスプレイユニット 1106 を備える。このディスプレイユニット 1106 は、本発明により製造されたディスプレイパネルを用いて上述の様に実現されている。

【0039】< 2 : 携帯電話 > 次に、携帯電話のディス

プレイ部分に本発明のディスプレイ装置を適用した例について説明する。図 11 は、この携帯電話の構成を表す等角投影図である。図中、携帯電話 1200 は、複数の操作キー 1202、スピーカ 1204、マイク 1206、及びディスプレイパネル 100 を備える。このディスプレイパネル 100 は、本発明により製造されたディスプレイパネルを用いて上述の様に実現されている。

【0040】<3: デジタルスチルカメラ>次に、有機エレクトロルミネッセンスディスプレイ装置をファインダーとして用いたデジタルスチルカメラについて説明する。図 12 はこのデジタルスチルカメラの構成、及び外部装置への接続の概要を表す等角投影図である。

【0041】通常のカメラは、被写体の光学画像をフィルムに感光させるが、デジタルスチルカメラ 1300 は、例えば、電荷結合素子 (CCD) を用いて光電変換により、被写体の光学画像から画像信号を生成する。このデジタルスチルカメラ 1300 は、ケース 1302 の後面に、CCD からの画像信号に基づき表示を行う有機エレクトロルミネッセンス素子 100 を備える。そのため、このディスプレイパネル 100 は、被写体を表示するファインダーとして機能する。光学レンズ及び CCD を有する受光ユニット (photo acceptance unit) 1304 が、ケース 1302 の前面 (図の後方) に備わっている。

【0042】撮影者が有機エレクトロルミネッセンス素子パネル 100 に表示された被写体画像を決定し、シャッターを開放すると CCD からの画像信号が伝送され、回路基板 1308 内のメモリに保存される。このデジタルスチルカメラ 1300 では、ケース 1302 の側面にビデオ信号出力端子 1312 及びデータ通信用入出力端子 1314 が設けられている。図に示されているように、必要に応じて、TV モニタ 1430 及びパーソナルコンピュータ 1440 を、それぞれ、ビデオ信号端子 1312 及び入出力端子 1314 に接続する。所定の操作により、回路基板 1308 のメモリに保存された画像信号が、TV モニタ 1430 及びパーソナルコンピュータ 1440 への出力となる。

【0043】図 10 に示したパーソナルコンピュータ、図 11 の携帯電話、及び図 12 のデジタルスチルカメラ以外の電子機器の例としては、有機エレクトロルミネッセンス素子 TV セット、ビューファインダー式及びモニタリング式のビデオテープ録画器、カーナビゲーションシステム、ポケットベル (登録商標)、電子ノート、電卓、ワードプロセッサ、ワークステーション、TV 電話、POS システム端末、及びタッチパネル付きデバイス等が挙げられる。無論、上述の有機エレクトロルミネッセンス装置はこれらの電子機器のディスプレイ部分に適用可能である。

【0044】本発明の駆動回路は、ディスプレイユニットの画素内に配置するのみならず、ディスプレイユニ

ト外に配置することも可能である。

【0045】前述の説明では、本発明の駆動回路は種々のディスプレイ装置を例として説明した。本発明の駆動回路の用途は、ディスプレイ装置にとどまらず、例えば、磁気抵抗 RAM、容量センサ (capacitance sensor)、電荷センサ (charge sensor)、DNA センサ、暗視カメラ、及びその他多くの装置なども含まれる。

【0046】図 13 は、本発明の駆動回路の磁気 RAM への応用を示している。図 13 では、磁気ヘッドを符号 MH で示している。

【0047】図 14 は、本発明の駆動回路の磁気抵抗素子への応用を示している。図 14 では、磁気ヘッドを符号 MH で、磁気レジスタを符号 MR で示している。

【0048】図 15 は、本発明の駆動回路の容量センサ、又は電荷センサへの応用を示している。図 15 では、センス容量素子 (sense capacitor) を符号 C_{sense} で示している。図 15 の回路は、指紋センサや DNA などこの他の用途にも応用可能である。

【0049】図 16 は、本発明の駆動回路の暗視カメラへの応用を示している。図 16 では、光伝導体を符号 R で示している。

【0050】上述の特定された説明において示された実施形態では、各トランジスタは p チャンネル型トランジスタとして示された。このことは本発明の限定的要素ではない。例えば、図 17 は、図 4 の回路の変形例の簡単な概要を示したものである。図 17 の回路では、駆動トランジスタを p チャンネル型のままとした以外、n チャンネル型のトランジスタを使用している。

【0051】図 3 から図 16 までに關して説明された構成には、本発明の範囲から逸脱することなく、種々の変更や改良が可能であることが当業者には明らかであろう。

【図面の簡単な説明】

【図 1】 2 個のトランジスタを使用した、従来の有機エレクトロルミネッセンス素子画素駆動回路を示している。

【図 2】 しきい値電圧補償機能を有する、公知の電流プログラム式有機エレクトロルミネッセンス素子駆動回路を示している。

【図 3】 本発明の第 1 の実施形態による画素駆動回路を示している。

【図 4】 本発明の第 2 の実施形態による画素駆動回路を示している。

【図 5】 マトリックス状ディスプレイにおける複数の画素を示している。各画素は図 4 の回路を使用している。

【図 6】 本発明の一実施形態による有機エレクトロルミネッセンス素子及び画素駆動回路の実装状態を示す模式的断面図である。

【図 7】 本発明による有機エレクトロルミネッセンス

ディスプレイパネルの概略平面図である。

【図 8】 本発明による画素駆動回路の別の実施形態を示している。

【図 9】 本発明による画素駆動回路の別の実施形態を示している。

【図 10】 本発明の画素駆動回路を有するディスプレイ装置を使用したモバイルパーソナルコンピュータの模式図である。

【図 11】 本発明の画素駆動回路を有するディスプレイ装置を使用した携帯電話の模式図である。

【図 12】 本発明の画素駆動回路を有するディスプレイ装置を使用したデジタルカメラの模式図である。

【図 13】 本発明の駆動回路の磁気RAMへの応用を示している。

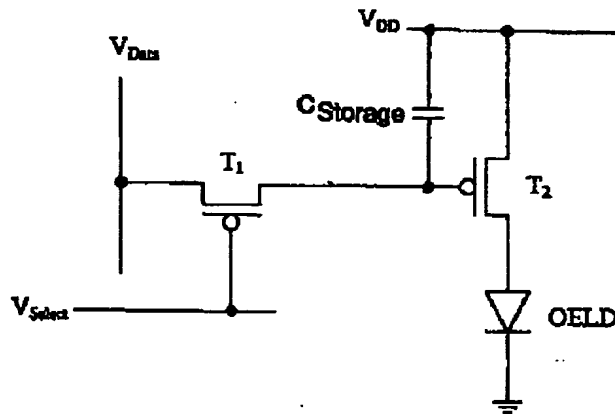
【図 14】 本発明の駆動回路の磁気抵抗素子への応用を示している。

【図 15】 本発明の駆動回路の容量センサ又は電荷センサへの応用を示している。

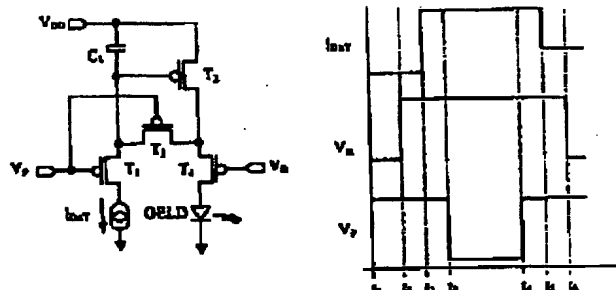
【図 16】 本発明の駆動回路の暗視カメラへの応用を示している。

【図 17】 図 4 の回路の変形例の概要を簡単に示している。

【図 1】



【図 3】



【符号の説明】

T1、T2、T3、T4 トランジスタ

C1 蓄積容量

VP プログラム電圧

VDD 供給電圧

IDD データ電流

VR リプロダクション電圧

132 正孔注入層

133 有機エレクトロルミネッセンス層

10 151 抵抗

121 スイッチング薄膜トランジスタ

122 nチャンネル型電流薄膜トランジスタ

131 有機エレクトロルミネッセンスディスプレイ

115、116 画素電極

200 アクティブマトリクス型有機エレクトロルミネッセンス素子

210 薄膜トランジスタスキャンニングドライバ

220 フレキシブルTABテープ

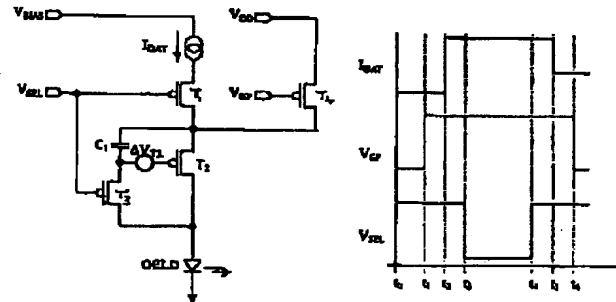
230 外部アナログドライバ

20 1100 パーソナルコンピュータ

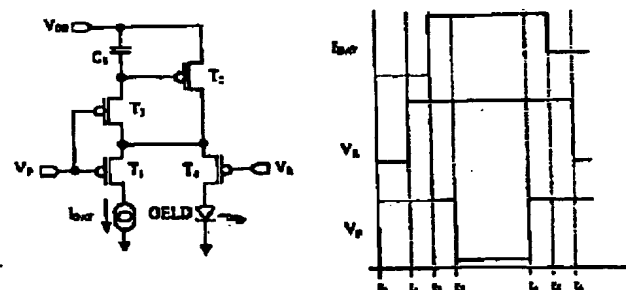
1200 携帯電話

1300 デジタルスチルカメラ

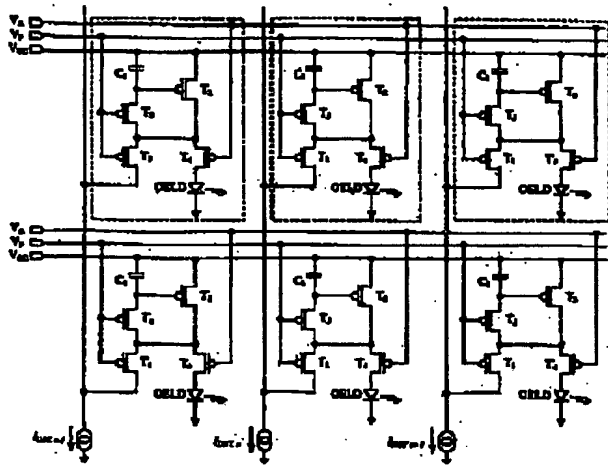
【図 2】



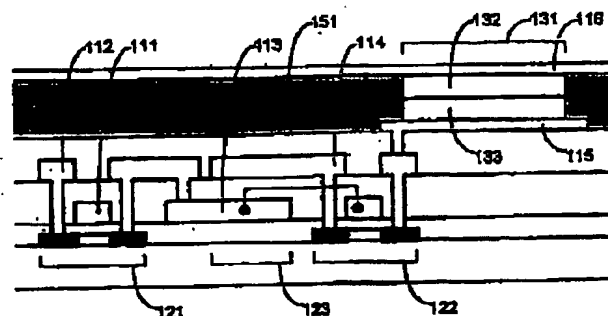
【図 4】



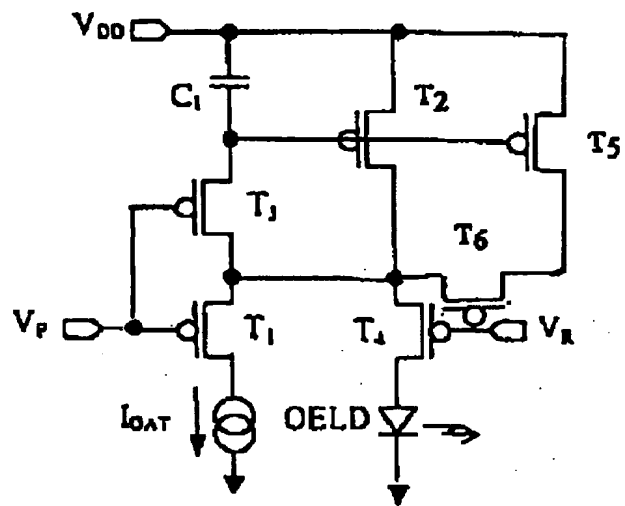
【図 5】



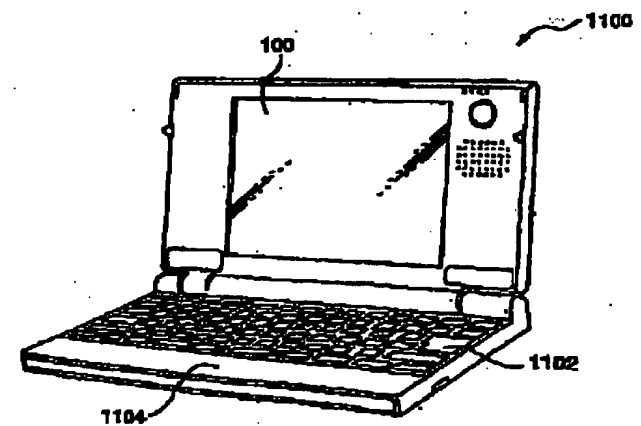
【図 6】



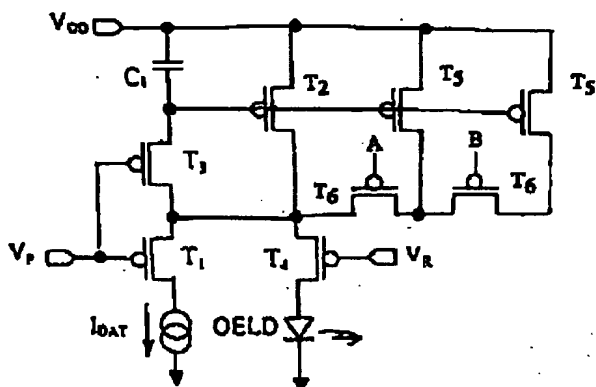
【図 8】



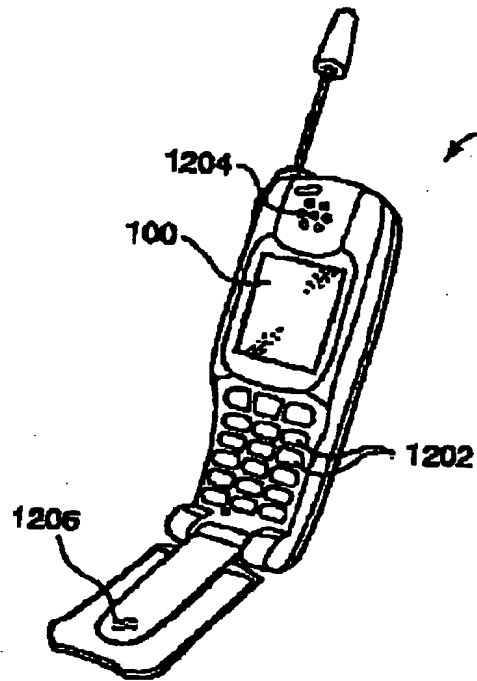
【図 10】



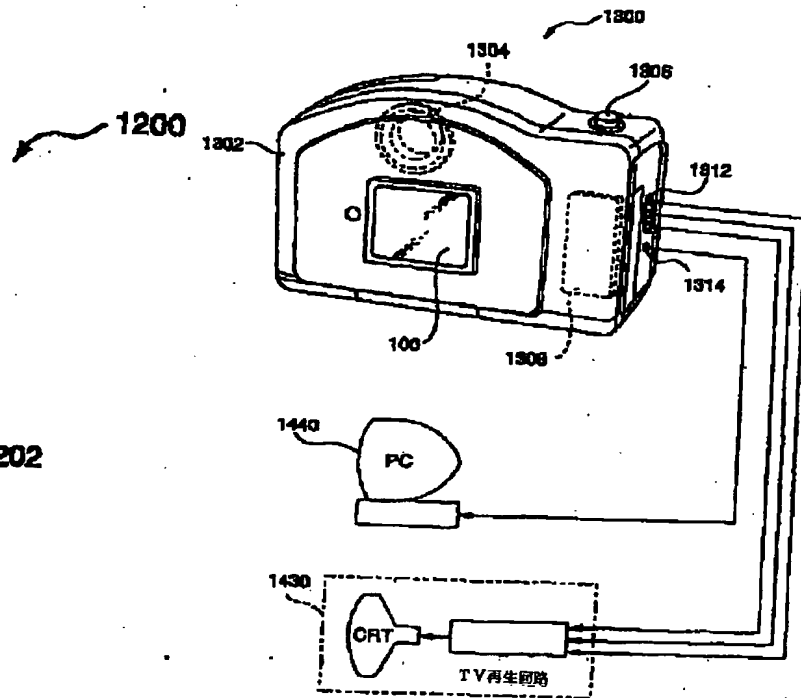
【図 9】



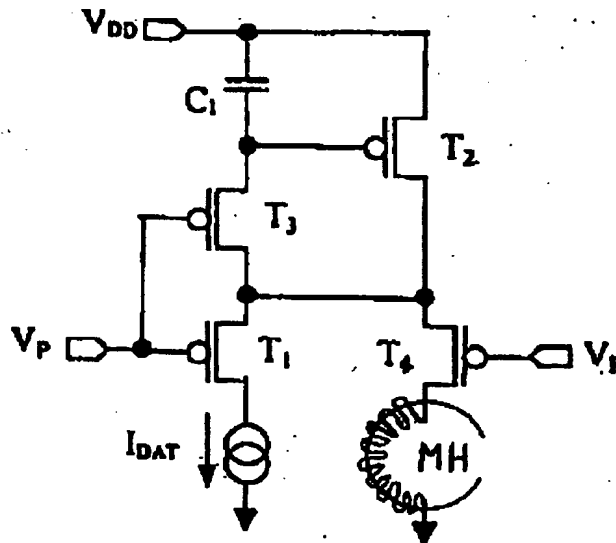
【図 11】



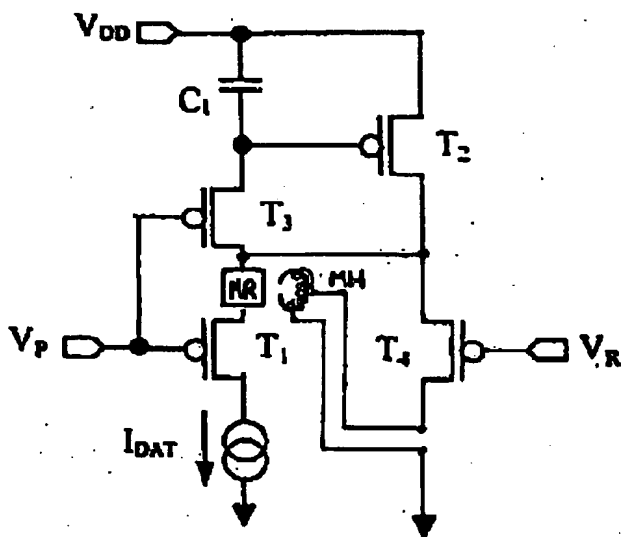
【図 12】



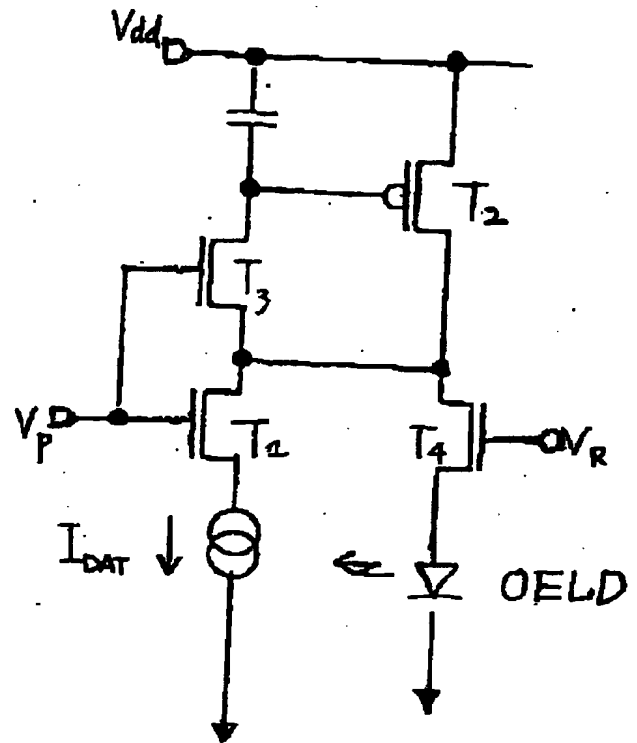
【図 13】



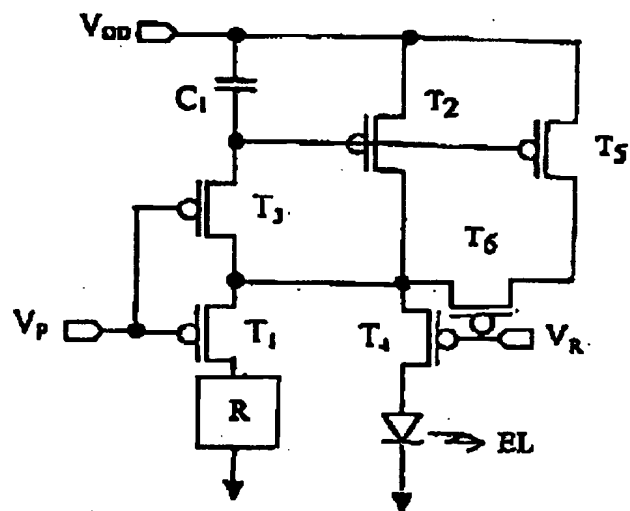
【図 14】



【図 17】



【図 16】



【外国語明細書】

1. Title of the invention

Circuit, Driver Circuit, Organic Electroluminescent Display Device, Electro-optical Device, Electronic Apparatus, Method of Controlling The Current Supply to an Organic Electroluminescent Pixel, and Method for Driving a Circuit

2. Claims

1. A driver circuit operating in stages that comprise a programming stage and a reproduction stage, the circuit comprising: a plurality of current paths each of which passes through the circuit, a current driven element, a transistor connected so as operatively to control the current supplied to the said element, a capacitor connected for storing an operating voltage of the transistor during the programming stage, and switching means which control the current paths, the arrangement being such that one of the current paths does not include the said element.

2. A driver circuit for driving a pixel of an electroluminescent device, the pixel including an electroluminescent element and the circuit comprising: a transistor connected so as operatively to control the current supplied to the electroluminescent element, a capacitor connected for storing an operating voltage of the transistor during a programming stage, a first switching means connected so as to establish when operative a current path through the transistor during the programming stage, and a second switching means connected so as to establish when operative a current path through the transistor and the electroluminescent element during a reproduction stage, wherein the first switching means is connected such that the current path during the programming stage does not pass through the electroluminescent element.

3. A driver circuit for driving a pixel of an electroluminescent device, the pixel including an electroluminescent element and the circuit comprising: a transistor connected so as operatively to control the current supplied to the electroluminescent element, a capacitor connected for storing an operating voltage of the transistor during a programming stage, a first switching means connected so as to establish when operative a current path through the transistor during the programming stage, a second switching means connected so as to establish when operative a current path through the transistor and the electroluminescent element during a reproduction stage, and a current sink, the first switching means being connected such that the current path during the programming stage is through the transistor to the current sink.

4. A driver circuit as claimed in claim 2 or 3, wherein the first and second switching means are controlled by respective control signals separate from each other.

5. A driver circuit as claimed in any of claims 1 to 4, further comprising a third switching means, the third switching means being connected to bias the transistor to act as a diode during the programming stage.

6. A driver circuit as claimed in claim 5, wherein the third switching means connects the first switching means to the source/drain current path of the transistor.

7. A driver circuit as claimed in claim 5, wherein the third switching means connects the first switching means to the gate of the transistor.

or.

8. A driver circuit as claimed in any of claims 2 to 7, wherein an additional transistor is connected in parallel with the said transistor, an additional switching means interconnects the drains of the transistors, and the gate of the additional transistor is connected to the gate of the said transistor.

9. A driver circuit as claimed in claim 8, comprising a plurality of additional transistors each with a respective additional switching means, each additional transistor and additional switching means being connected as aforesaid with the additional switching means being connected in series with each other.

10. A driver circuit as claimed in any preceding claim, wherein the circuit is implemented with polysilicon thin film transistors.

11. A method of controlling the current supply to an electroluminescent element comprising the steps of providing a current path during a programming stage which path does not pass through the electroluminescent element and of providing a current path during a reproduction stage which path does pass through the electroluminescent element.

12. A method of controlling the current supply to an electroluminescent element comprising the steps of providing a current path during a programming stage which path connects to a current sink and of providing a current path during a reproduction stage which path passes through the electroluminescent element.

13. An electroluminescent display device comprising one or more driver circuits as claimed in any of claims 1 to 10.

14. An electronic apparatus incorporating an electroluminescent display device as claimed in claim 13.

15. A driver circuit as claimed in claim 5, wherein the third switching means is disposed between the capacitor and the first switching means.

16. A driver circuit as claimed in any of claims 1 to 10, wherein the said transistor is a p-channel thin film transistor.

17. A driver circuit as claimed in claim 5, wherein the first, the second, and the third switching means are formed of respective n-channel thin film transistors.

18. A circuit comprising a current driven element, the circuit providing a first current path including the current driven element and a second current path not including the current driven element.

19. A circuit comprising a current driven element, the circuit providing a first current path flowing a current through the current driven element, and a second current path not flowing current through the current driven element.

20. The circuit according to claim 18 or claim 19, further comprising a transistor for controlling a current supplied to the current driven element.

21. The circuit according to claim 20, wherein the second current path is disposed so that the second current path is enabled to be connected to a power source.

22. The circuit according to claim 20, wherein the second current path further includes a first switching means.

23. The circuit according to claim 20, wherein the second current path includes at least one of the transistor and another transistor that determines a current flowing through the transistor.

24. The circuit according to claim 20, further comprising a capacitor connected to a gate of the transistor.

25. The circuit according to claim 24, further comprising a second switching means disposed between the current driven element and the transistor.

26. The circuit according to claim 25, further comprising a third switching means disposed between the first switching means and the capacitor.

27. The circuit according to claim 25, wherein the first switching means and the second switching means are controlled by respective control signals separated from each other.

28. The circuit according to claim 18 or claim 19, wherein the current driven element is an organic electroluminescent element.

29. The circuit according to claim 20, wherein the transistor is a p-channel thin film transistor.

30. The circuit according to claim 26, wherein the first, the second, and the third switching means are n-channel thin film transistors.

31. The circuit according to claim 20, wherein the first current path and the second current path including the transistor

32. An electro-optical device having a plurality of pixels and at least one pixel comprising a circuit with a current driven element and a current determining means for determining a current according to a data signal, the circuit providing a first current path including the current driven element and a second current path not including the current driven element.

33. An electronic apparatus including the electro-optical device according to claim 32.

34. The circuit according to claim 18 or claim 19, wherein the second current path is connected to a current sink.

35. The circuit according to claim 21, wherein the second current path is connected to a current sink.

36. A method for driving a circuit comprising a current driven element and a transistor that controls a current supplied to the current driven element, comprising a step of determining a gate voltage of the transistor

based on a predetermined current.

37. The method according to claim 36, further comprising a step of supplying a current to the current driven element.

38. The method according to claim 36, wherein no current is supplied to the current driven element during the step of determining a gate voltage of the transistor based on a predetermined current.

3. Detailed Description of Invention

The present invention relates, inter alia, to a driver circuit. One particular application of such a driver circuit is for driving a pixel of an organic electroluminescent device.

An organic electro-luminescent (OEL) element comprises a light emitting material layer sandwiched between an anode layer and a cathode layer.

Electrically, this element operates like a diode. Optically, it emits light when forward biased and the intensity of the emission increases with the forward bias current. It is possible to construct a display panel with a matrix of OEL elements fabricated on a transparent substrate and with at least one of the electrode layers being transparent. One can also integrate the driving circuit on the same panel by using low temperature polysilicon thin film transistor (TFT) technology.

In a basic analog driving scheme for an active matrix OEL display, a minimum of two transistors are required per pixel (Figure 1): T_1 is for addressing the pixel and T_2 is for converting the data voltage signal into current which drives the OEL element at a designated brightness. The data signal is stored by the storage capacitor $C_{storage}$ when the pixel is not addressed. Although p-channel TFTs are shown in the figures, the same principle can also be applied for a circuit with n-channel TFTs.

There are problems associated with TFT analog circuits and OEL elements do not act like perfect diodes. The light emitting material does, however, have relatively uniform characteristics. Due to the nature of the TFT fabrication technique, spatial variation of the TFT characteristics exists over the entire panel. One of the most important considerations in a TFT analog circuit is the variation of threshold voltage, ΔV_T , from device to device. The effect of such variation in an OEL display, exacerbated by the non perfect diode behaviour, is the non-uniform pixel brightness over the display panel, which seriously affects the image qual

ity. Therefore, a built-in circuit for compensating a dispersion of transistor characteristics is required.

A circuit shown in figure 2 is proposed as one of built-in for compensating a variation of transistor characteristics. In this circuit, T1 is for addressing the pixel. T2 operates as an analog current control to provide the driving current. T3 connects between the drain and gate of T2 and toggles T2 to be either a diode or in saturation. T4 acts as a switch. Either T1 or T4 can be ON at any one time. Initially, T1 and T3 are OFF, and T4 is ON. When T4 is OFF, T1 and T3 are ON, and a current of known value is allowed to flow into the OEL element, through T2. This is the programming stage because the threshold voltage of T2 is measured with T2 operating as a diode (with T3 turned ON) while the programming current is allowed to flow through T1, through T2 and into the OEL element. T3 shorts the drain and gate of T2 and turns T2 into a diode. The detected threshold voltage of T2 is stored by the capacitor C1 connected between the gate and source terminals of T2 when T3 and T1 are switched OFF. Then T4 is turned ON, the current is now provided by V_{DD} . If the slope of the output characteristics were flat, the reproduced current would be the same as the programmed current for any threshold voltage of T2 detected. By turning ON T4, the drain-source voltage of T2 is pulled up, so a flat output characteristic will keep the reproduced current the same as the programmed current. Note that ΔV_{T2} shown in figure 2 is imaginary, not real.

A constant current is provided, in theory, during the active programming stage, which is t2 to t5 in the timing diagram shown in figure 2. The reproduction stage starts at t6.

The circuit of figure 2 is advantageous but there is an on-going desire to reduce power consumption. In particular, implementation of the current-source in the circuit of figure 2 requires a bias voltage (V_{BIAS}) i

in addition to the supply voltage (V_{DD}). Although the supply voltage (V_{DD}) could be increased to cover the required bias voltage (V_{BIAS}) which would have the advantage of reducing the component count, there is still an overall increase in system power consumption to program with any value of data current (I_{DAT}).

Attention is, by the present invention, drawn to the fact that all currents passing through the circuit of figure 2 pass through the OEL element. The significance of this to the present invention will be apparent from the description given hereinafter.

According to a first aspect of the present invention there is provided a driver circuit operating in stages that comprise a programming stage and a reproduction stage, the circuit comprising: a plurality of current paths each of which passes through the circuit, a current driven element, a transistor connected so as operatively to control the current supplied to the said element, a capacitor connected for storing an operating voltage of the transistor during the programming stage, and switching means which control the current paths, the arrangement being such that one of the current paths does not include the said element.

According to a second aspect of the present invention there is provided a driver circuit for driving a pixel of an electroluminescent device, the pixel including an electroluminescent element and the circuit comprising: a transistor connected so as operatively to control the current supplied to the electroluminescent element, a capacitor connected for storing an operating voltage of the transistor during a programming stage, a first switching means connected so as to establish when operative a current path through the transistor during the programming stage, and a second switching means connected so as to establish when operative a current path through the transistor and the electroluminescent element during a reproduction stage, wherein the first switching means is connected suc

h that the current path during the programming stage does not pass through the electroluminescent element.

According to a third aspect of the present invention there is provided a driver circuit for driving a pixel of an electroluminescent device, the pixel including an electroluminescent element and the circuit comprising: a transistor connected so as operatively to control the current supplied to the electroluminescent element, a capacitor connected for storing an operating voltage of the transistor during a programming stage, a first switching means connected so as to establish when operative a current path through the transistor during the programming stage, a second switching means connected so as to establish when operative a current path through the transistor and the electroluminescent element during a reproduction stage, and a current sink, the first switching means being connected such that the current path during the programming stage is through the transistor to the current sink.

According to a fourth aspect of the present invention there is provided a method of controlling the current supply to an electroluminescent element comprising the steps of providing a current path during a programming stage which path does not pass through the electroluminescent element and of providing a current path during a reproduction stage which path does pass through the electroluminescent element.

According to a fifth aspect of the present invention there is provided a method of controlling the current supply to an electroluminescent element comprising the steps of providing a current path during a programming stage which path connects to a current sink and of providing a current path during a reproduction stage which path passes through the electroluminescent element.

According to a sixth aspect of the present invention there is provided an electroluminescent display device comprising one or more driver circ

units according to any of the first to third aspects of the present invention.

According to a seventh aspect of the present invention there is provided an electronic apparatus incorporating an electroluminescent display device according to the sixth aspect of the present invention.

According to an eighth aspect of the present invention there is provided a circuit comprising a current driven element, the circuit providing a first current path including the current driven element and a second current path not including the current driven element.

According to a ninth aspect of the present invention there is provided a circuit comprising a current driven element, the circuit providing a first current path flowing a current through the current driven element, and a second current path not flowing current through the current driven element.

According to a tenth aspect of the present invention there is provided a method for driving a circuit comprising a current driven element and a transistor that controls a current supplied to the current driven element, comprising a step of determining a gate voltage of the transistor based on a predetermined current.

It will be noted that according to the present invention no current is applied to the current driven element by the current controlling transistor during the programming stage. In accordance with the invention in an electroluminescent device a pixel driver circuit can be implemented without degrading the perceived image presented by the electroluminescent device. It has the benefit of reducing the overall power consumption compared with the prior art in which the same current is supplied to the OEL element during both the programming and the reproduction stage. Furthermore, the circuit can be operated from a normal supply voltage rather than requiring a high bias voltage as in the prior art. In effect, th

e present invention provides for separation of the programming and the reproduction current paths. This enables a number of advantages to be achieved. For example, if there is no current flow through the OEL element during the programming stage then the programming stage operates more quickly - since the arrangement avoids the slow down caused by the parasitic capacitance of the OEL element.

<Embodiments>

A pixel driver circuit according to a first embodiment of the present invention is shown in figure 3. Transistor T2 operates as an analog current control to provide the driving current to the OEL element. Also, the storage capacitor C1 is connected between the gate and the source of transistor T2. In the circuit of figure 2, a current source is operatively connected to the source of transistor T2 by transistor T1, during the programming stage, and current is thus applied to the OEL element. In the embodiment of the present invention, transistor T1 operatively connects transistor T2 to a current sink during the programming stage. That is, according to the present invention, during the programming stage no current is supplied through transistor T2 to the OEL element. In the circuit of figure 3, the drain of transistor T2 is connected to the source of transistor T1 via the source/drain path of transistor T3. The source of transistor T1 is connected to the gate of transistor T2 and the gates of transistors T1 and T3 are connected together. The programming voltage VP is applied to the gates of T1 and T3. Transistor T4, which is switched off during the programming stage, connects the drain of T2 and the source of T3 to the OEL element. During the programming stage, transistor T1 operatively connects transistor T2 to a current sink which is tied to ground or a reference voltage.

The circuit of figure 3 operates in the programming stage with T4 swit

ched off and T1 and T3 switched on. T3 being switched on has the effect of making T2 act as a diode and T1 connects this diode to the data current sink. As a result, capacitor C1 charges (or discharges, depending on the voltage stored during the previous frame). Capacitor C1 charges to the gate/source voltage of transistor T2 and thus stores the voltage (V_{GS2} , corresponding to the data current I_{DAT}) which will control the current supply to the OEL element during the reproduction stage. At the end of the programming stage, T1 and T3 are switched off. The voltage V_{GS2} is stored on C1 for the remainder of the frame period. As will be readily apparent from the circuit diagram and this description, in accordance with the present invention there is no requirement for a bias voltage to provide a current source. That is, the supply voltage (V_{DD}) in figure 3 is determined by T2 and by the OEL element and there is no requirement for a high voltage to power a current source. The maximum voltage required by the circuit is thus significantly less than that required by the circuit of figure 2.

At the start of the programming stage, with T4 switched off, it is found that the OEL element exhibits a parasitic capacitance which discharges through the device. The rate of charging of C1 determines the time taken for the programming stage. In accordance with circuits embodying the present invention, the capacitance of C1 can be relatively small and thus the charging can be very rapid. As a consequence, the period for which no current is applied to the OEL element by T2 is very short compared with the whole frame. These factors, together with the persistence of vision of the human eye means that there is no perceptible degradation of a displayed image.

The off resistance of T3 can be important, because after C1 has been charged and T3 is switched off, the off resistance of T3 can affect the voltage across C1 for the rest of the frame period. Thus, the gate/source

e capacitance of T3 should preferably be small compared with C1.

The reproduction voltage VR is applied to the gate of transistor T4. At the beginning of the reproduction stage, in the circuit of figure 3, T4 is switched on and T1 and T3 remain switched off. As a result, T2 acts as a current source with VGS2 biased by C1, thus supplying current to the OEL element. At the end of the reproduction stage T4 is switched off, T1 and T3 remain switched off. This completes one cycle. The driving waveform is indicated in figure 3.

Figure 4 illustrates a second embodiment according to the present invention. The circuit of figure 4 differs from that of figure 3 in the connection of transistor T3. In the circuit of figure 4, T1 is connected to C1 through the drain/source path of T3. The circuit of figure 4 is preferred to that of figure 3 because T3 is not in the current path during the programming stage. Otherwise the operation and effects of the second embodiment are similar to those of the first embodiment.

Figure 5 is a circuit diagram showing a number of pixels in an active matrix display, with each pixel implemented in accordance with the circuit of figure 4. To simplify the illustration, a monochrome display device is shown. Since the circuit is of an active matrix, pixels on the same row are addressed at the same time. Transistor T3 is responsible for pixel addressing, so its source terminal is connected to the current data line shared by a column of pixels. Because of this the leakage current of T3 should be kept to a minimum. This can be ensured by using a multi-gate structure for T1. In addition to a multi-gate structure, a lightly doped drain (LDD) structure can also reduce the leakage current.

Figure 6 is a schematic cross-sectional view of the physical implementation of the pixel driver circuit in an OEL element structure. In figure 6, numeral 132 indicates a hole injection layer, numeral 133 indicates an organic EL layer, and numeral 151 indicates a resist or separating s

structure. The switching thin-film transistor 121 and the n-channel type current-thin-film transistor 122 adopt the structure and the process ordinarily used for a low-temperature polysilicon thin-film transistor, such as are used for example in known thin-film transistor liquid crystal display devices such as a top-gate structure and a fabrication process wherein the maximum temperature is 600degrees centigrade or less. However, other structures and processes are applicable.

The forward oriented organic EL display element 131 is formed by: the pixel electrode 115 formed of Al, the opposite electrode 116 formed of ITO, the hole injection layer 132, and the organic EL layer 133. In the forward oriented organic EL display element 131, the direction of current of the organic EL display device can be set from the opposite electrode 116 formed of ITO to the pixel electrode 115 formed of Al.

The hole injection layer 132 and the organic EL layer 133 may be formed using an ink-jet printing method, employing the resist 151 as a separating structure between the pixels. The opposite electrode 116 formed of ITO may be formed using a sputtering method. However, other methods may also be used for forming all of these components.

The typical layout of a full display panel employing the present invention is shown schematically in figure 7. The panel comprises an active matrix OEL element 200 with analogue current program pixels, an integrated TFT scanning driver 210 with level shifter, a flexible TAB tape 220, and an external analogue driver LSI 230 with an integrated RAM/controller. Of course, this is only one example of the possible panel arrangements in which the present invention can be used.

The structure of the organic EL display device is not limited to the one described here. Other structures are also applicable.

With reference for example to the circuit of figure 3, it will be appreciated that the invention provides a data current source - in this case

for the OEL element. The circuit is readily extended so as to provide an amplified and/or multiple level (current) output. The principle of such a circuit can be understood with reference to figure 8. the circuit of figure 8 comprises the circuit of figure 3 with an additional drive transistor T5 and an additional switching transistor T6 added. The source of T5 is connected to VDD and its gate receives the same drive voltage signal as is applied to the gate of transistor T2. The drain of transistor T5 is series connected to the drain of transistor T6 and the source of T6 is connected to the common point of connection of transistors T2, T3 and T4. The gate of transistor T6 is connected to the gate of transistor T4. If it is assumed that the characteristic of transistor T2 is W/L and that the characteristic of transistor T5 is selected to be $(N-1)W/L$ then a current amplification of:-

$$I_{out} = I_{in} \times N$$

is achieved. I_{in} is the current which flows through the current sink, i.e. IDAT in figures 3 and 4. I_{out} is the current which flows through the OEL element. Thus the circuit of figure 8 can be used to reduce the value of IDAT compared with the circuit of figures 3 and 4, while maintaining the same current through the OEL element. Lowering the value of IDAT has the advantage of enabling the operating speed of the circuit to be increased. Lowering the value of IDAT also has the advantage of lowering the transmission loss experienced across a matrix of pixels, which is particularly important with respect to large scale display panels.

Of course, additional stages - each adding their own circuit of additional transistors T5 and T6 - can be added. With the switching transistors T6 series connected and each receiving its own gate drive signal - as shown in figure 9 (A,B etc) - different current values can be selected to pass through the OEL element, resulting in different intensities of light output.

Preferably the circuits shown in figures 3 to 9 are implemented using thin film transistor (TFT) technology, most preferably in polysilicon.

The present invention is particularly advantageous for use in small, mobile electronic products such as mobile phones, computers, CD players, DVD players and the like - although it is not limited thereto.

Several electronic apparatuses using the above organic electroluminescent display device will now be described.

<1: Mobile Computer>

An example in which the display device according to one of the above embodiments is applied to a mobile personal computer will now be described.

Figure 10 is an isometric view illustrating the configuration of this personal computer. In the drawing, the personal computer 1100 is provided with a body 1104 including a keyboard 1102 and a display unit 1106. The display unit 1106 is implemented using a display panel fabricated according to the present invention, as described above.

<2: Portable Phone>

Next, an example in which the display device is applied to a display section of a portable phone will be described. Fig. 11 is an isometric view illustrating the configuration of the portable phone. In the drawing, the portable phone 1200 is provided with a plurality of operation keys 1202, an earpiece 1204, a mouthpiece 1206, and a display panel 100. This display panel 100 is implemented using a display panel fabricated according to the present invention, as described above.

<3: Digital Still Camera>

Next, a digital still camera using an OEL display device as a finder will be described. Fig. 12 is an isometric view illustrating the configuration of the digital still camera and the connection to external devices in brief.

Typical cameras sensitize films based on optical images from objects, whereas the digital still camera 1300 generates imaging signals from the optical image of an object by photoelectric conversion using, for example, a charge coupled device (CCD). The digital still camera 1300 is provided with an OEL element 100 at the back face of a case 1302 to perform display based on the imaging signals from the CCD. Thus, the display panel 100 functions as a finder for displaying the object. A photo acceptance unit 1304 including optical lenses and the CCD is provided at the front side (behind in the drawing) of the case 1302.

When a cameraman determines the object image displayed in the OEL element panel 100 and releases the shutter, the image signals from the CCD are transmitted and stored to memories in a circuit board 1308. In the digital still camera 1300, video signal output terminals 1312 and input/output terminals 1314 for data communication are provided on a side of the case 1302. As shown in the drawing, a television monitor 1430 and a personal computer 1440 are connected to the video signal terminals 1312 and the input/output terminals 1314, respectively, if necessary. The imaging signals stored in the memories of the circuit board 1308 are output to the television monitor 1430 and the personal computer 1440, by a given operation.

Examples of electronic apparatuses, other than the personal computer shown in Fig. 10, the portable phone shown in Fig. 11, and the digital still camera shown in Fig. 12, include OEL element television sets, viewfinder-type and monitoring-type video tape recorders, car navigation systems, pagers, electronic notebooks, portable calculators, word processors, workstations, TV telephones, point-of-sales system (POS) terminals, and devices provided with touch panels. Of course, the above OEL device can be applied to display sections of these electronic apparatuses.

The driver circuit of the present invention can be disposed not only i

n a pixel of a display unit but also in a driver disposed outside a display unit.

In the above, the driver circuit of the present invention has been described with reference to various display devices. The applications of the driver circuit of the present invention are much broader than just display devices and include, for example, its use with a magnetoresistive RAM, a capacitance sensor, a charge sensor, a DNA sensor, a night vision camera and many other devices.

Figure 13 illustrates the application of the driver circuit of the present invention to a magnetic RAM. In figure 13 a magnetic head is indicated by the reference MH.

Figure 14 illustrates the application of the driver circuit of the present invention to a magnetoresistive element. In figure 14 a magnetic head is indicated by the reference MH, and a magnetic resistor is indicated by the reference MR.

Figure 15 illustrates the application of the driver circuit of the present invention to a capacitance sensor or a charge sensor. In figure 15 a sense capacitor is indicated by the reference Csense. The circuit of figure 15 is also applicable to other applications, such as a fingerprint sensor and a DNA sensor.

Figure 16 illustrates the application of the driver circuit of the present invention to a night vision camera. In figure 16 a photoconductor is indicated by reference R.

In the embodiments illustrated with reference to the above specific description the transistors have been shown as p-channel type transistors.

This is not limiting of the invention. For example, figure 17 is a brief outline of an alternative implementation of the circuit of figure 4.

In figure 17 n-channel transistors are used throughout the circuit, except for the drive transistor which is retained as a p-channel transistor.

or.

It will be apparent to persons skilled in the art that other variations and modifications can be made to the arrangements described with respect to figures 3 to 16 without departing from the scope of the invention.

4. Brief Description of Drawings

Figure 1 shows a conventional OEL element pixel driver circuit using two transistors.

Figure 2 shows a known current programmed OEL element driver with threshold voltage compensation.

Figure 3 shows a pixel driver circuit according to a first embodiment of the present invention.

Figure 4 shows a pixel driver circuit according to a second embodiment of the present invention.

Figure 5 shows several pixels in a matrix display wherein each pixel uses the circuit of figure 4.

Figure 6 is a schematic sectional view of a physical implementation of an OEL element and pixel driver according to an embodiment of the present invention.

Figure 7 is a simplified plan view of an OEL display panel incorporating the present invention.

Figure 8 shows another embodiment of a pixel driver circuit according to the present invention.

Figure 9 shows another embodiment of a pixel driver circuit according to the present invention.

Figure 10 is a schematic view of a mobile personal computer incorporating a display device having a pixel driver according to the present invention.

Figure 11 is a schematic view of a mobile telephone incorporating a di

splay device having a pixel driver according to the present invention,

Figure 12 is a schematic view of a digital camera incorporating a display device having a pixel driver according to the present invention,

Figure 13 illustrates the application of the driver circuit of the present invention to a magnetic RAM,

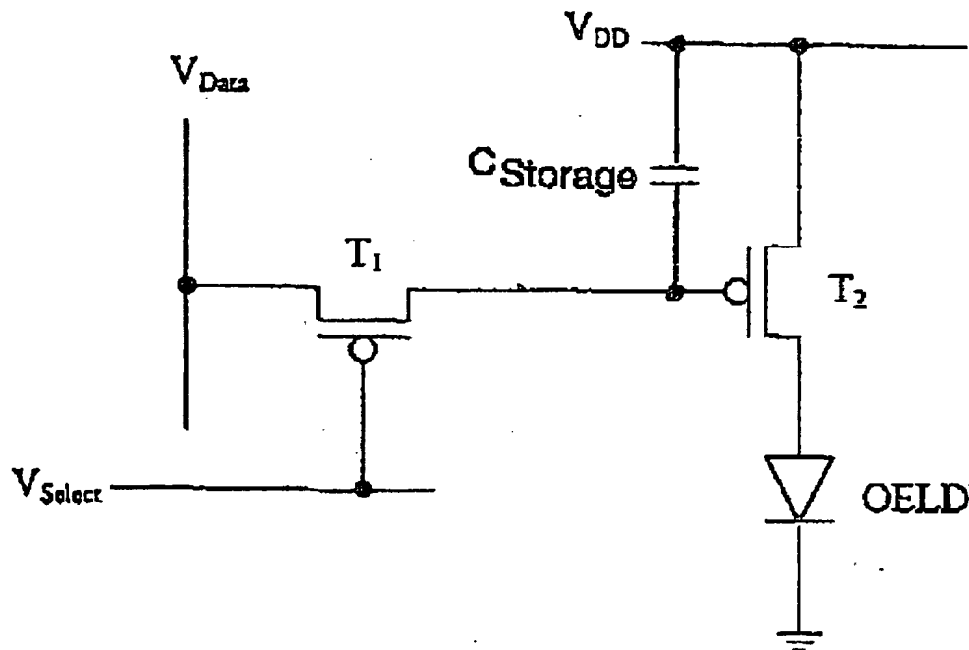
Figure 14 illustrates the application of the driver circuit of the present invention to a magnetoresistive element,

Figure 15 illustrates the application of the driver circuit of the present invention to a capacitance sensor or a charge sensor,

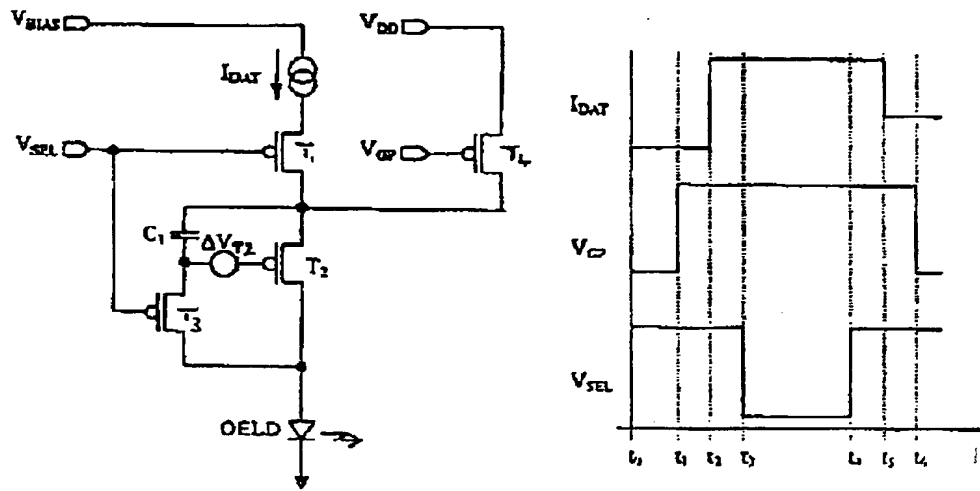
Figure 16 illustrates the application of the driver circuit of the present invention to a night vision camera, and

Figure 17 is a brief outline of an alternative implementation of the circuit of figure 4.

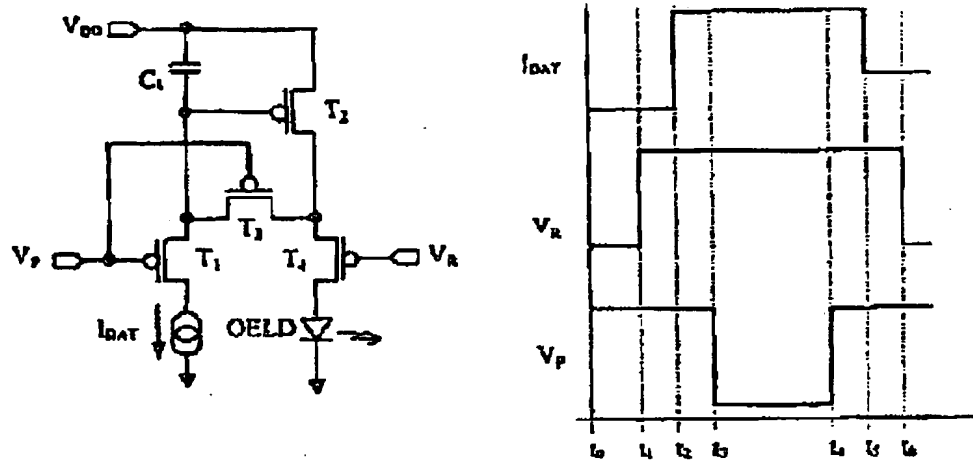
【Fig. 12】



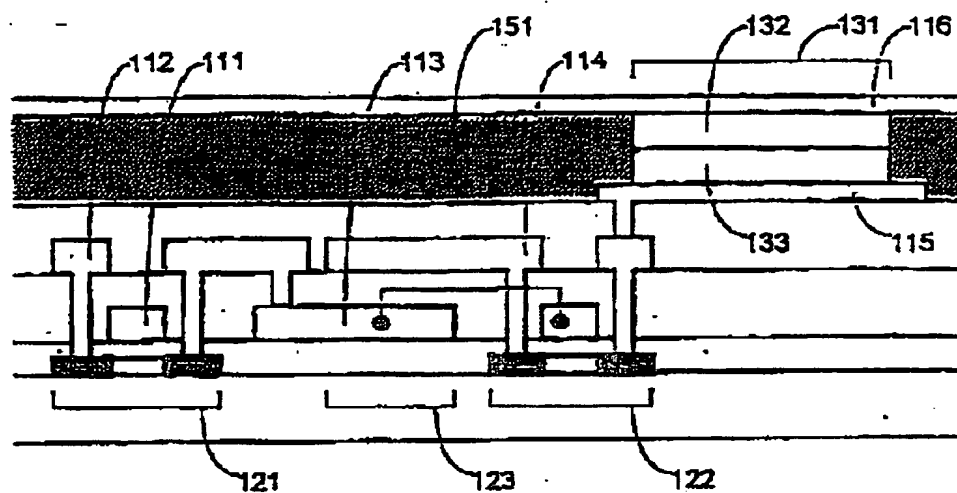
【Fig. 2】



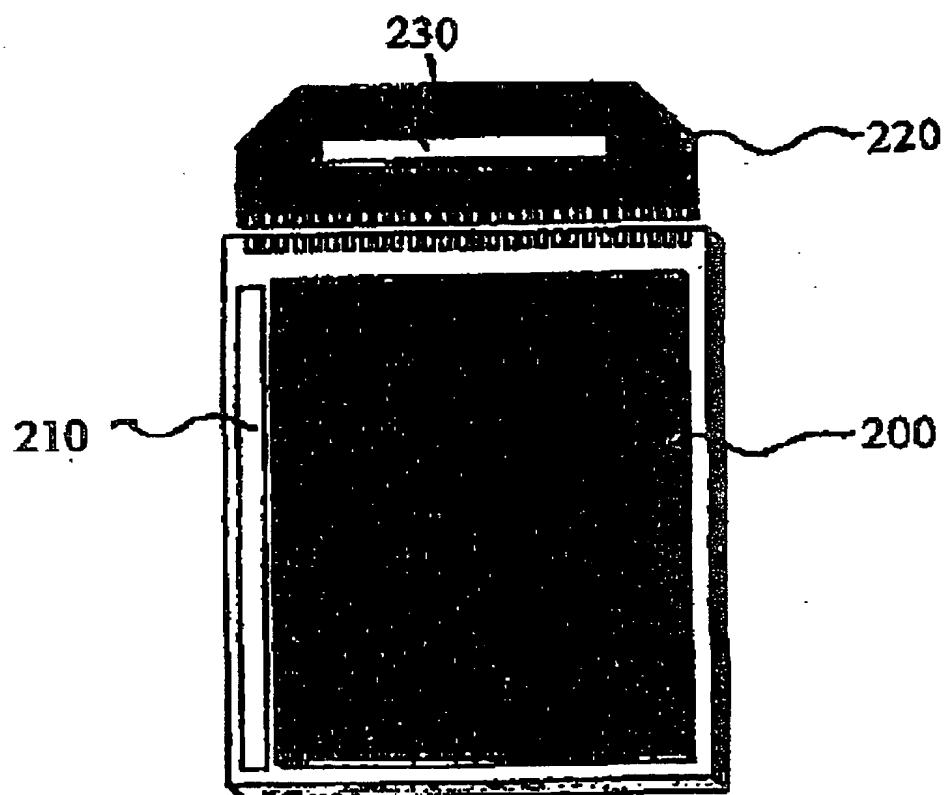
【Fig. 3】



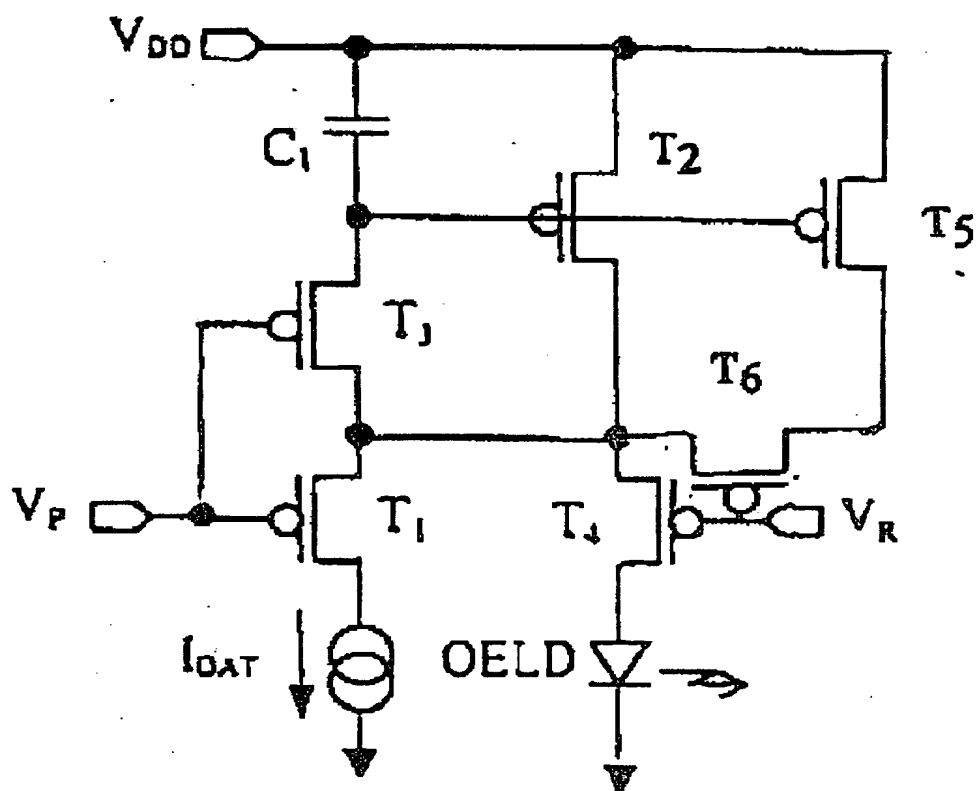
【Fig. 6】



【Fig. 7】

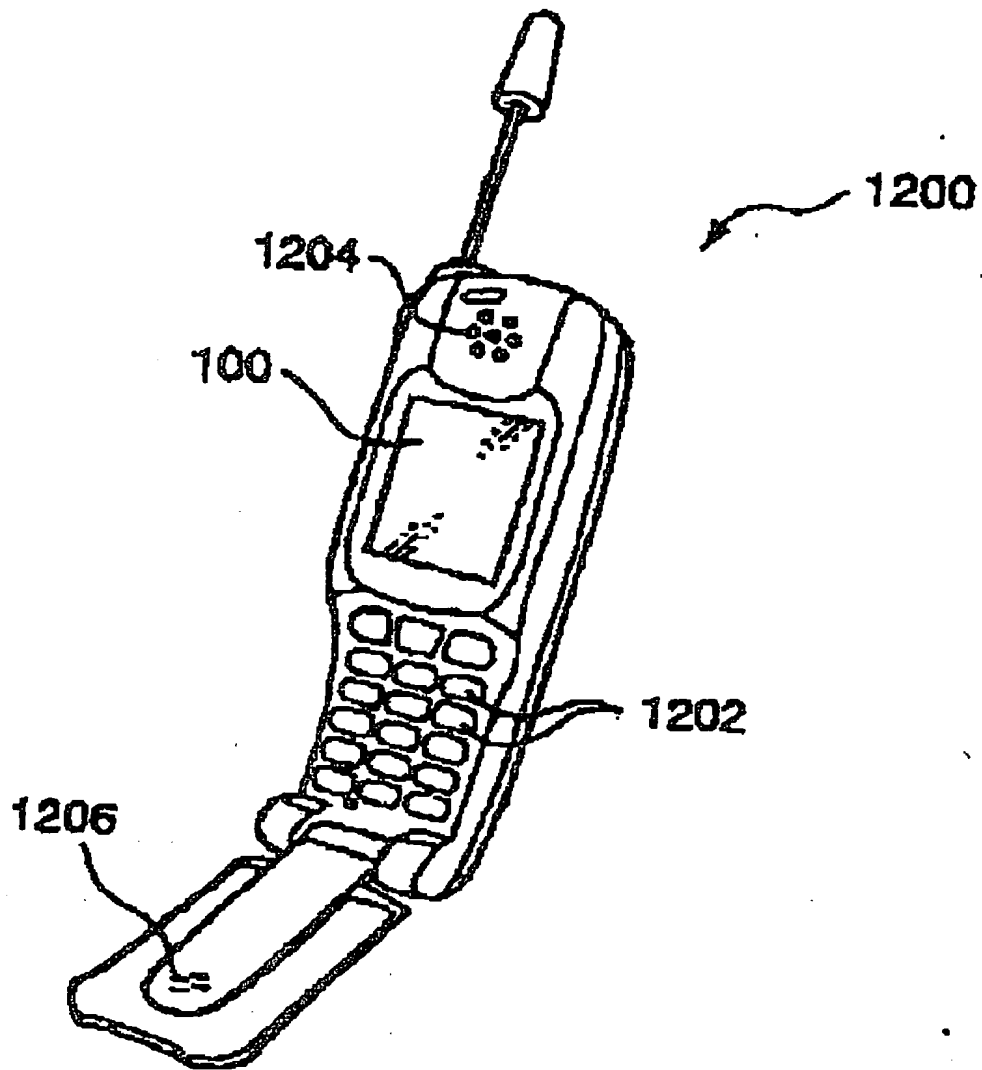


【Fig. 8】

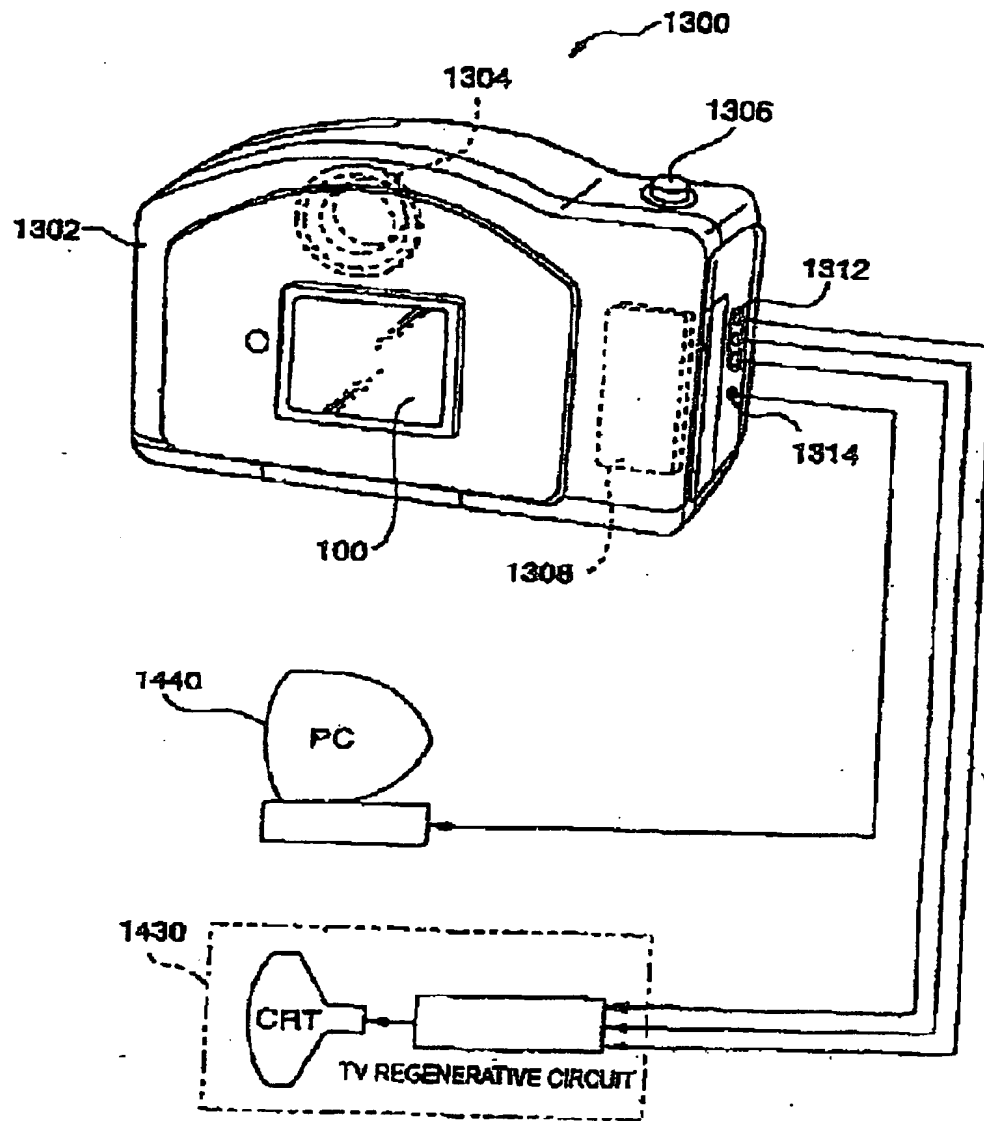


[illegible]

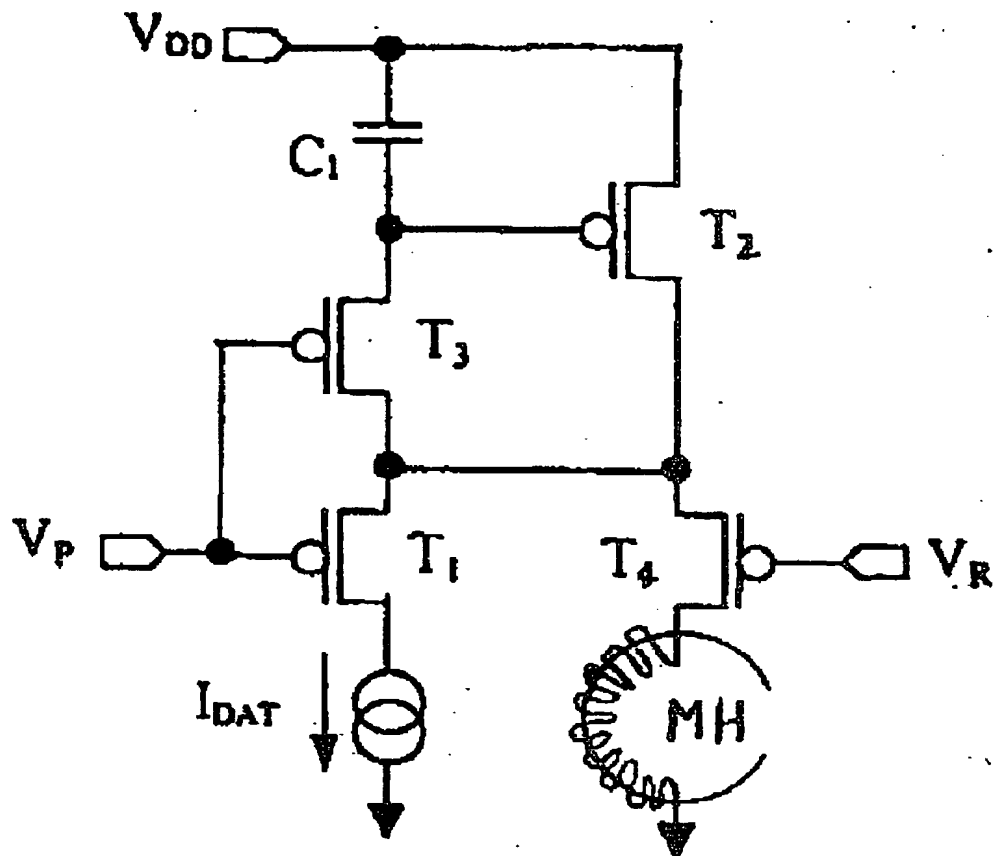
【Fig. 11】



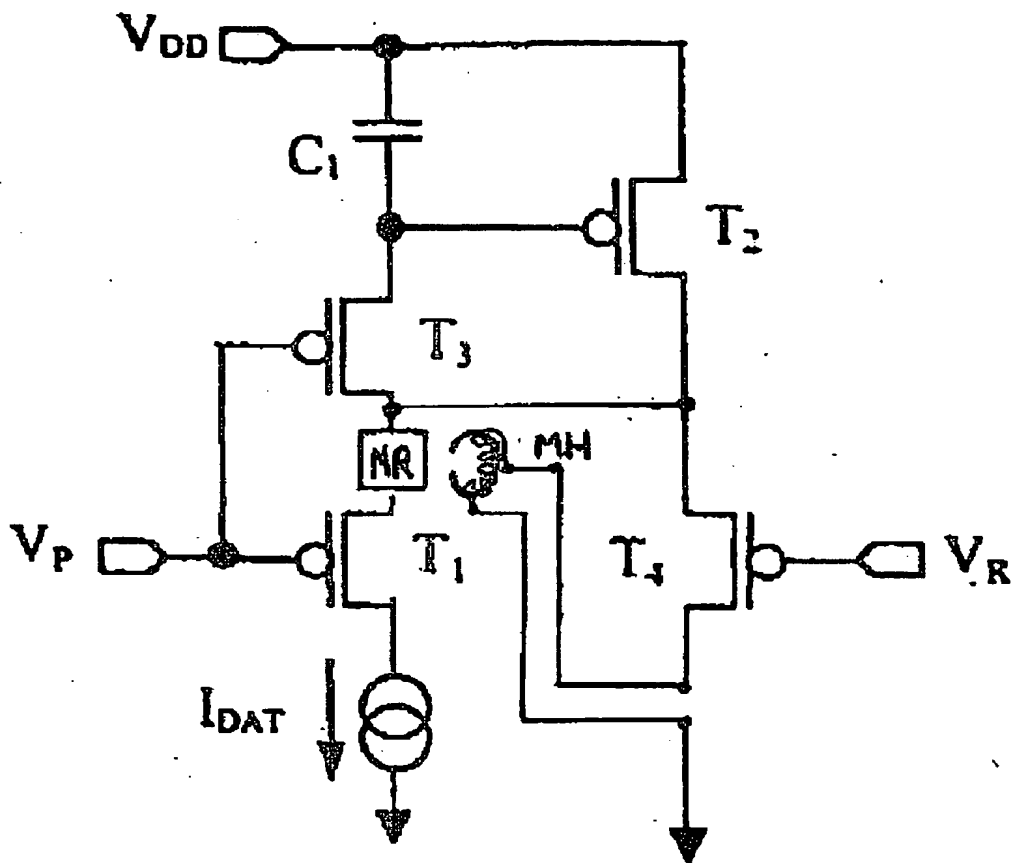
【Fig. 12】



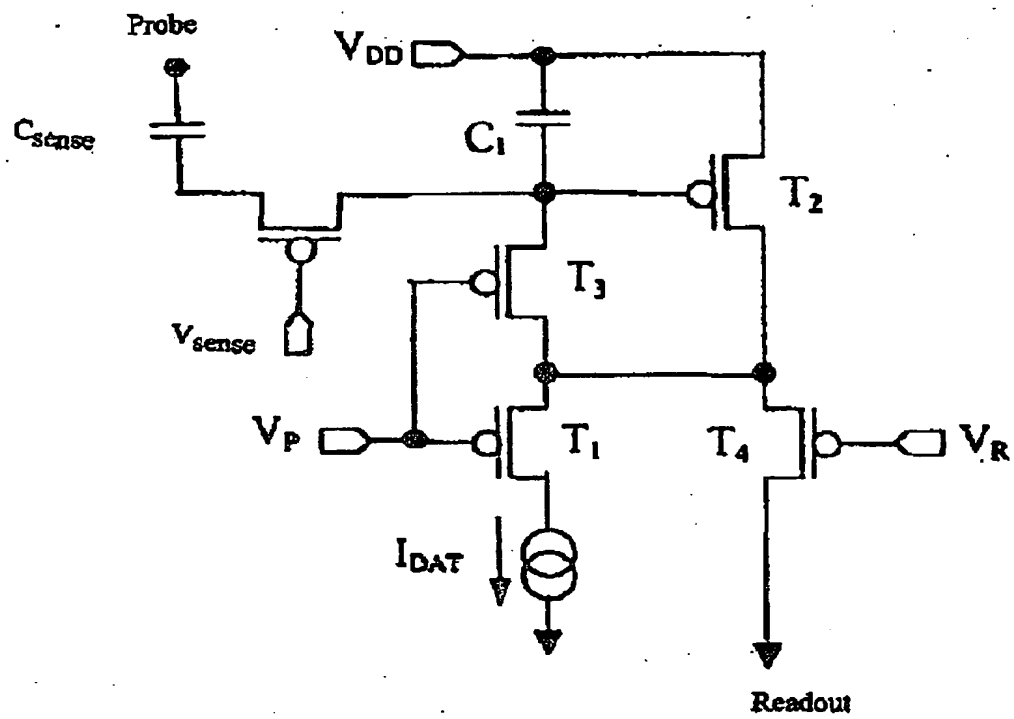
【Fig. 13】



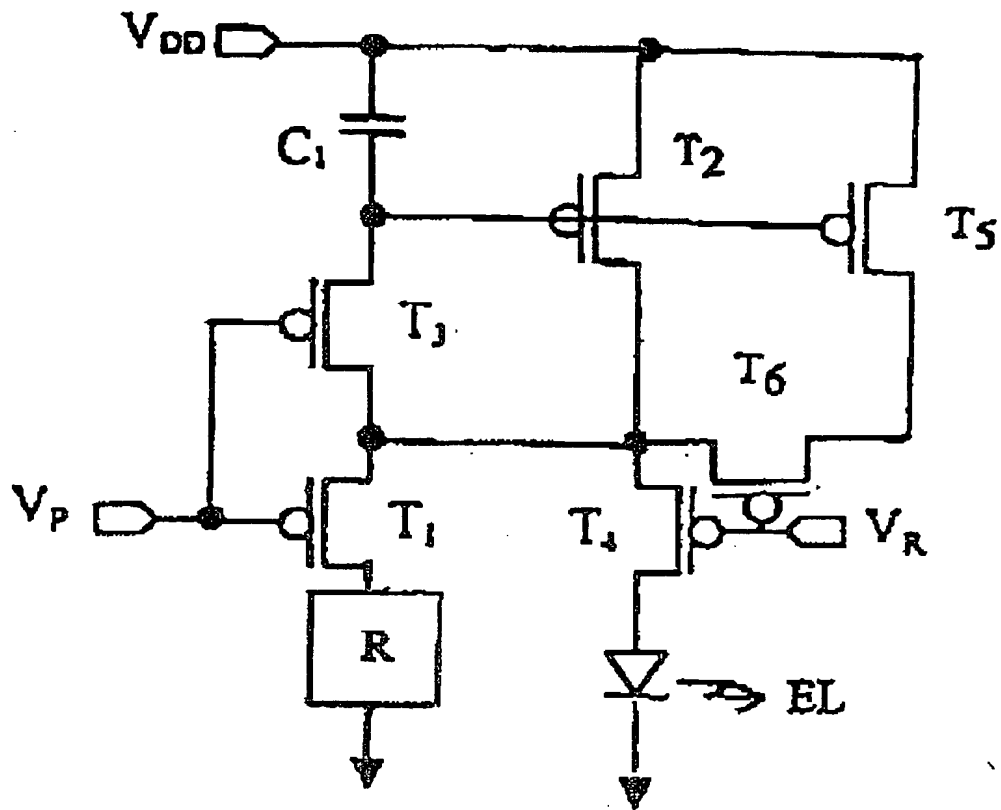
【Fig. 14】



【Fig. 15】



[Fig. 16]



ABSTRACT

A driver circuit operating in stages that comprise a programming stage and a reproduction stage, the circuit comprising: a plurality current paths each of which passes through the circuit, a current driven element, a transistor connected so as operatively to control the current supplied to the said element, a capacitor connected for storing an operating voltage of the transistor during the programming stage, and switching means which control the current paths, the arrangement being such that one of the current paths does not include the said element. No current is applied to the current driven element by the current controlling transistor during the programming stage and thus the overall power consumption is reduced. Furthermore, the circuit can be operated from a normal supply voltage rather than requiring a high bias voltage. During the programming stage, the circuit uses a current sink rather than a current source.

Preferably, the current driven element is an electroluminescent element.

Representative Drawings

Figure 3